



芯片规格书

产品名称： 超低功耗 Sub-1GHz 射频接收器
产品型号： JZCR16

版本:V1.1
日期:2020-02



产品概述

JZCR16 是一款超低功耗, 高性能, 适用于各种 127 至 1020 MHz 无线应用的 OOK, (G)FSK 射频接收器。这条产品线包含完整的发射器, 接收器和收发器。JZCR16 高集成度, 简化了系统设计中所需的外围物料。它支持多种数据包格式及编解码方式, 可以灵活的满足各种应用对不同数据包格式及编解码的需求。另外, JZCR16 还支持 64-byte Rx FIFO, 丰富的 GPIO 及中断配置, Duty-Cycle 运行模式, 信道侦听, 高精度 RSSI, 低电压检测, 上电复位, 低频时钟输出, 手动快速跳频, 静噪输出等功能, 使得应用设计更加灵活, 实现产品差异化设计。JZCR16 工作于 1.8 V 至 3.6 V。当达到 -121 dBm 灵敏度的时候仅消耗 8.5 mA 电流, 超低功耗接收模式可以进一步降低芯片的接收功耗。

特性

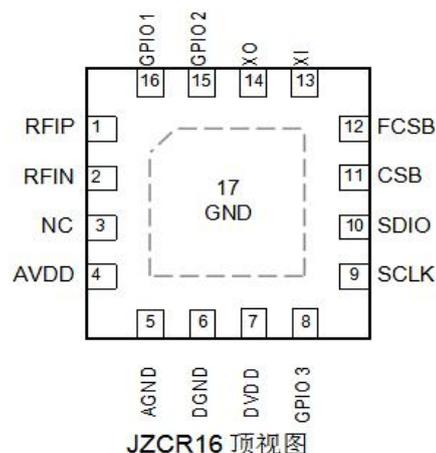
- **频率范围:** 127 - 1020 MHz
- **调制模式:** OOK, (G)FSK 和 (G)MSK
- **数据率:** 0.5 至 300 kbps
- **工作电压:** 1.8 至 3.6 V
- **灵敏度:** -121 dBm 2.0kbps, $F_{RF} = 433.92$ MHz
-111 dBm 50kbps, $F_{RF} = 433.92$ MHz
- **接收电流:**
8.5 mA @ 433.92 MHz, FSK (高性能模式)
7.2 mA @ 433.92 MHz, FSK (低功耗模式)
- 支持多种超低功耗 (SLP)接收模式
- **睡眠电流:**
300 nA, DutyCycle = OFF
800 nA, DutyCycle = ON
- 支持直通及包模式
- 4-wire SPI 接口
- 可配置包处理机及 64-Byte FIFO
- NRZ, 曼切斯特, 数据白化编解码支持前向纠错
- 16 管脚 QFN3x3 封装

典型应用

- 家居安防及楼宇自动化
- ISM 波段数据通讯
- 工业监控及控制
- 遥控及安防系统
- 遥控钥匙进入
- 无线传感器节点
- 标签读写器

订购信息

型号	频率	封装	最小起订量
JZCR16-EQR	433.92 MHz	QFN16	3,000 pcs





目录

1.电气特性.....	4
1.1 推荐运行条件.....	4
1.2 绝对最大额定值.....	4
1.3 功耗.....	5
1.4 接收机.....	5
1.5 稳定时间.....	7
1.6 晶体.....	7
1.7 频率综合.....	7
1.8 低频振荡器.....	8
1.9 低电压检测.....	8
1.10 数字接口.....	8
2.管脚描述.....	9
3.典型应用原理图.....	10
4.功能描述.....	10
4.1 接收机.....	11
4.2 辅助模块.....	11
5.芯片运行.....	15
5.1 SPI 接口.....	15
5.2 FIFO.....	15
5.2.1 FIFO 读写时序.....	16
5.3 工作状态, 时序及功耗.....	16
5.4 GPIO 和中断.....	18
6.数据包及包处理机.....	19
6.1 直通模式.....	20
7.超低功耗运行.....	21
7.1 DutyCycle 运转模式.....	21
7.2 超低功耗 (SLP) 接收模式.....	22
7.3 接收机“电流 VS 性能”配置.....	23
8.用户寄存器.....	23
9.订购信息.....	24



1. 电气特性

$V_{DD}= 3.3\text{ V}$, $T_{OP}= 25^{\circ}\text{C}$, $F_{RF} = 433.92\text{ MHz}$, 灵敏度是通过接收一个 PN9 序列及匹配至 $50\ \Omega$ 阻抗下, 0.1%BER 的标准下测得。除非另行声明, 所有结果都是在评估板 JZCR16-EM 上测试得到。

1.1 推荐运行条件

表 1. 推荐运行条件

参数	符号	条件	最小	典型	最大	单位
运行电源电压	V_{DD}		1.8		3.6	V
运行温度	T_{OP}		-40		85	$^{\circ}\text{C}$
电源电压斜率			1			mV/us

1.2 绝对最大额定值

表 2. 绝对最大额定值

参数	符号	条件	最小	最大	单位
电源电压	V_{DD}		-0.3	3.6	V
接口电压	V_{IN}		-0.3	3.6	V
结温	T_J		-40	125	$^{\circ}\text{C}$
储藏温度	T_{STG}		-50	150	$^{\circ}\text{C}$
焊接温度	T_{SDR}	持续至少 30 秒		255	$^{\circ}\text{C}$
ESD 等级 ^[2]		人体模型(HBM)	-2	2	kV
栓锁电流		@ 85 $^{\circ}\text{C}$	-100	100	mA

备注:

[1]. 超过“绝对最大额定参数”可能会造成设备永久性损坏。该值为压力额定值, 并不意味着在该压力条件下设备功能受影响, 但如果长时间暴露在绝对最大额定值条件下, 可能会影响设备可靠性。

[2]. JZCR16 是高性能射频集成电路, 对本芯片的操作和装配只应该在具有良好 ESD 保护的工作台上进行。

警告! ESD 敏感器件。对芯片进行操作的时候应注意做好 ESD 防范措施, 以免芯片的性能下降或者功能丧失。



1.3 功耗

表 3. 功耗规格

参数	符号	条件	最小	典型	最大	参数
Sleep 电流	I _{SLEEP}	睡眠模式, 睡眠计数器关闭		300		nA
		睡眠模式, 睡眠计数器开启		800		nA
Standby 电流	I _{Standby}	晶体振荡器开启		1.45		mA
RFS 电流	I _{RFS}	433 MHz		5.7		mA
		868 MHz		5.8		mA
		915 MHz		5.8		mA
RX 电流 (高性能模式)	I _{RX-HP}	FSK, 433 MHz, 10 kbps, 10 kHz F _{DEV}		8.5		mA
		FSK, 868 MHz, 10 kbps, 10 kHz F _{DEV}		8.6		mA
		FSK, 915 MHz, 10 kbps, 10 kHz F _{DEV}		8.9		mA
RX 电流 (低功耗模式)	I _{RX-LP}	FSK, 433 MHz, 10 kbps, 10 kHz F _{DEV}		7.2		mA
		FSK, 868 MHz, 10 kbps, 10 kHz F _{DEV}		7.3		mA
		FSK, 915 MHz, 10 kbps, 10 kHz F _{DEV}		7.6		mA

1.4 接收机

表 4. 接收器规格

参数	符号	条件	最小	典型	最大	参数
数据率	DR	OOK	0.5		40	kbps
		FSK 和 GFSK	0.5		300	kbps
频偏	F _{DEV}	FSK 和 GFSK	2		200	kHz
灵敏度 @ 433 MHz	S _{433-HP}	DR = 2.0 kbps, F _{DEV} = 10 kHz		-121		dBm
		DR = 10 kbps, F _{DEV} = 10 kHz		-116		dBm
		DR = 10 kbps, F _{DEV} = 10 kHz (低功耗设置)		-115		dBm
		DR = 20 kbps, F _{DEV} = 20 kHz		-113		dBm
		DR = 20 kbps, F _{DEV} = 20 kHz (低功耗设置)		-112		dBm
		DR = 50 kbps, F _{DEV} = 25 kHz		-111		dBm
		DR = 100 kbps, F _{DEV} = 50 kHz		-108		dBm
		DR = 200 kbps, F _{DEV} = 100 kHz		-105		dBm
灵敏度 @ 868 MHz	S _{868-HP}	DR = 2.0 kbps, F _{DEV} = 10 kHz		-119		dBm
		DR = 10 kbps, F _{DEV} = 10 kHz		-113		dBm
		DR = 10 kbps, F _{DEV} = 10 kHz (低功耗设置)		-111		dBm
		DR = 20 kbps, F _{DEV} = 20 kHz		-111		dBm
		DR = 20 kbps, F _{DEV} = 20 kHz (低功耗设置)		-109		dBm
		DR = 50 kbps, F _{DEV} = 25 kHz		-108		dBm
		DR = 100 kbps, F _{DEV} = 50 kHz		-105		dBm
		DR = 200 kbps, F _{DEV} = 100 kHz		-102		dBm
灵敏度 @ 915 MHz	S _{915-HP}	DR = 2.0 kbps, F _{DEV} = 10 kHz		-117		dBm
		DR = 10 kbps, F _{DEV} = 10 kHz		-113		dBm



参数	符号	条件	最小	典型	最大	参数
		DR = 10 kbps, F _{DEV} = 10 kHz (低功耗设置)		-111		dBm
		DR = 20 kbps, F _{DEV} = 20 kHz		-111		dBm
		DR = 20 kbps, F _{DEV} = 20 kHz (低功耗设置)		-109		dBm
		DR = 50 kbps, F _{DEV} = 25 kHz		-109		dBm
		DR = 100 kbps, F _{DEV} = 50 kHz		-105		dBm
		DR = 200 kbps, F _{DEV} = 100 kHz		-102		dBm
		DR = 300 kbps, F _{DEV} = 100 kHz		-99		dBm
饱和输入电平	P _{LVL}				20	dBm
镜像抑制比	IMR	F _{RF} =433 MHz		35		dBc
		F _{RF} =868 MHz		33		dBc
		F _{RF} =915 MHz		33		dBc
接收信道带宽	BW	接收信道带宽	50		500	kHz
同信道干扰抑制比	CCR	DR = 10 kbps, F _{DEV} = 10 kHz; 带相同调制的干扰		-7		dBc
邻信道干扰抑制比	ACR-I	DR = 10 kbps, F _{DEV} = 10 kHz; BW=100kHz, 200 kHz 信道间隔, 带相同调制的干扰		30		dBc
隔道干扰抑制比	ACR-II	DR = 10 kbps, F _{DEV} = 10 kHz; BW=100kHz, 400 kHz 信道间隔, 带相同调制的干扰		45		dBc
阻塞抑制比	BI	DR = 10 kbps, F _{DEV} = 10 kHz; ±1 MHz 偏移, 连续波干扰		70		dBc
		DR = 10 kbps, F _{DEV} = 10 kHz; ±2 MHz 偏移, 连续波干扰		72		dBc
		DR = 10 kbps, F _{DEV} = 10 kHz; ±10 MHz 偏移, 连续波干扰		75		dBc
输入 3 阶交调点	IIP3	DR = 10 kbps, F _{DEV} = 10 kHz; 1 MHz 和 2 MHz 偏移的双音测试, 最大系统增益设置		-25		dBm
RSSI 测量范围	RSSI		-120		20	dBm
灵敏度		433.92 MHz, DR = 1.2kbps, F _{DEV} = 5 kHz		-122.9		dBm
		433.92 MHz, DR = 1.2kbps, F _{DEV} = 10 kHz		-121.8		dBm
		433.92 MHz, DR = 1.2kbps, F _{DEV} = 20 kHz		-119.5		dBm
		433.92 MHz, DR = 2.4kbps, F _{DEV} = 5 kHz		-120.6		dBm
		433.92 MHz, DR = 2.4kbps, F _{DEV} = 10 kHz		-120.3		dBm
		433.92 MHz, DR = 2.4kbps, F _{DEV} = 20 kHz		-119.7		dBm
		433.92 MHz, DR = 9.6 kbps, F _{DEV} = 9.6 kHz		-116.0		dBm
		433.92 MHz, DR = 9.6 kbps, F _{DEV} = 19.2 kHz		-116.1		dBm
		433.92 MHz, DR = 20 kbps, F _{DEV} = 10 kHz		-114.2		dBm
		433.92 MHz, DR = 20 kbps, F _{DEV} = 20 kHz		-113.0		dBm
		433.92 MHz, DR = 50 kbps, F _{DEV} = 25 kHz		-110.6		dBm
		433.92 MHz, DR = 50 kbps, F _{DEV} = 50 kHz		-109.0		dBm
		433.92 MHz, DR = 100 kbps, F _{DEV} = 50 kHz		-107.8		dBm
		433.92 MHz, DR = 200 kbps, F _{DEV} = 50 kHz		-103.5		dBm
		433.92 MHz, DR = 200 kbps, F _{DEV} = 100 kHz		-104.3		dBm
		433.92 MHz, DR = 300 kbps, F _{DEV} = 50 kHz		-98.0		dBm
433.92 MHz, DR = 300 kbps, F _{DEV} = 150 kHz		-101.6		dBm		



1.5 稳定时间

表 5. 稳定时间

参数	符号	条件	最小	典型	最大	参数
稳定时间	T _{SLP-RX}	从 Sleep 到 RX		1000		us
	T _{STB-RX}	从 Standby 到 RX		300		us
	T _{RFS-RX}	从 RFS 到 RX		10		us

1.6 晶体

表 6. 晶体规格

参数	符号	条件	最小	典型	最大	参数
晶体频率 ^[1]	F _{XTAL}			26		MHz
晶体频率容差 ^[2]	ppm			20		ppm
负载电容	C _{LOAD}			15		pF
晶体等效电阻	R _m			60		Ω
晶体启动时间 ^[3]	t _{XTAL}			400		us
备注: [1]. JZCR16 可以直接用外部参考时钟通过耦合电容驱动 XIN 管脚工作。外部时钟信号的峰峰值要求在 0.3 到 0.7 V 之间。 [2]. 该值包括 (1) 初始误差; (2) 晶体负载; (3) 老化; 和 (4) 随温度的改变。可接受的晶体频率误差受限于接收机的带宽和与之搭配的发射器之间射频频率偏差。 [3]. 该参数很大程度上与晶体相关。						

1.7 频率综合

表 7. 频率综合器规格

参数	符号	条件	最小	典型	最大	参数
频率范围	F _{RF}	需要不同的匹配网络	760		1020	MHz
			380		510	MHz
			190		340	MHz
			127		170	MHz
综合器频率分辨率	F _{RES}			25		Hz
频率调谐时间	t _{TUNE}			150		us
相位噪声@433MHz	PN ₄₃₃	10kHz 频率偏移		-94		dBc/Hz
		100kHz 频率偏移		-99		dBc/Hz
		500kHz 频率偏移		-118		dBc/Hz
		1MHz 频率偏移		-127		dBc/Hz
		10MHz 频率偏移		-134		dBc/Hz
相位噪声@868MHz	PN ₈₆₈	10kHz 频率偏移		-89		dBc/Hz
		100kHz 频率偏移		-92		dBc/Hz
		500kHz 频率偏移		-111		dBc/Hz
		1MHz 频率偏移		-121		dBc/Hz
		10MHz 频率偏移		-130		dBc/Hz
相位噪声@868MHz	PN ₉₁₅	10kHz 频率偏移		-89		dBc/Hz
		100kHz 频率偏移		-92		dBc/Hz
		500kHz 频率偏移		-111		dBc/Hz
		1MHz 频率偏移		-121		dBc/Hz
		10MHz 频率偏移		-130		dBc/Hz



1.8 低频振荡器

表 8. 低频振荡器规格

参数	符号	条件	最小	典型	最大	参数
校准频率 ^[1]	F _{LPOSC}			32		kHz
频率精确度		校准以后		1		%
温度系数 ^[2]				-0.02		%/°C
电源电压系数 ^[3]				+0.5		%/V
初始校准时间	t _{LPOSC-CAL}			4		ms
备注: [1]. 低频振荡器在 PUP 阶段自动校准到晶体振荡器频率, 并周期性的在这个阶段校准。 [2]. 校准后频率随着温度变化的漂移。 [3]. 校准后频率随着电源电压改变而漂移。						

1.9 低电压检测

表 9. 低电压检测规格

参数	符号	条件	最小	典型	最大	参数
低电压检测精度	LBD _{RES}			50		mV

1.10 数字接口

表 10. 数字接口规格

参数	符号	条件	最小	典型	最大	参数
数字信号输入高电平	V _{IH}		0.8			V _{DD}
数字信号输入低电平	V _{IL}				0.2	V _{DD}
数字信号输出高电平	V _{OH}	@I _{OH} = -0.5mA	V _{DD} -0.4			V
数字信号输出低电平	V _{OL}	@I _{OL} = 0.5mA			0.4	V
SCL 频率	F _{SCL}				5	MHz
SCL 为高时间	T _{CH}		50			ns
SCL 为低时间	T _{CL}		50			ns
SCL 上升沿时间	T _{CR}		50			ns
SCL 下降沿时间	T _{CF}		50			ns



2. 管脚描述

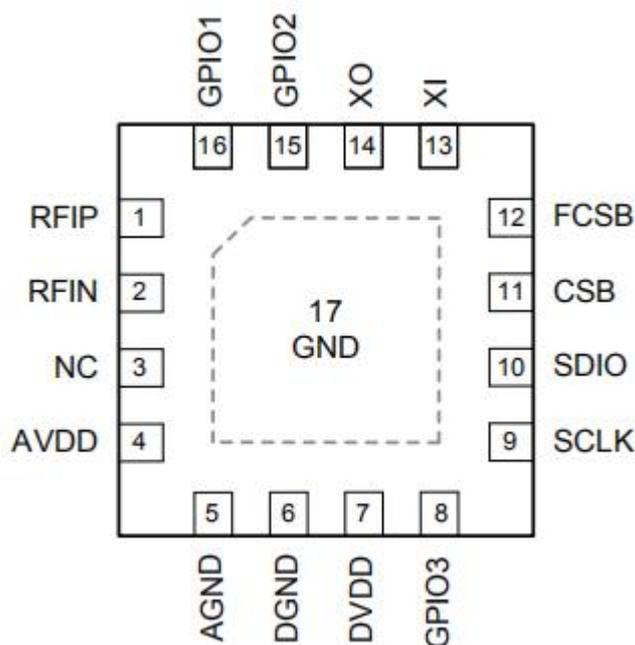


图 1. JZCR16 管脚排列

表 11. JZCR16 管脚描述

管脚号	名称	I/O	功能说明
1	RFIP	I	RF 信号输入 P
2	RFIN	I	RF 信号输入 N
3	NC	--	不连接, 悬空
4	AVDD	IO	模拟 VDD
5	AGND	IO	模拟 GND
6	DGND	IO	数字 GND
7	DVDD	IO	数字 VDD
8 ^[1]	GPIO3	IO	可配置为: CLKO, DOUT, INT2, DCLK
9	SCLK	I	SPI 的时钟
10	SDIO	IO	SPI 的数据输入和输出
11	CSB	I	SPI 访问寄存器的片选
12	FCSB	I	SPI 访问 FIFO 的片选
13	XI	I	晶体电路输入
14	XO	O	晶体电路输出
15 ^[1]	GPIO2	IO	可配置为: INT1, INT2, DOUT, DCLK, RF_SWT
16 ^[1]	GPIO1	IO	可配置为: DOUT, INT1, INT2, DCLK, RF_SWT
17	GND	I	模拟 GND, 必须接地
备注:			
[1]. INT1 和 INT2 是中断; DOUT 是解调输出; DCLK 是调制或者解调数据率同步时钟。			



3. 典型应用原理图

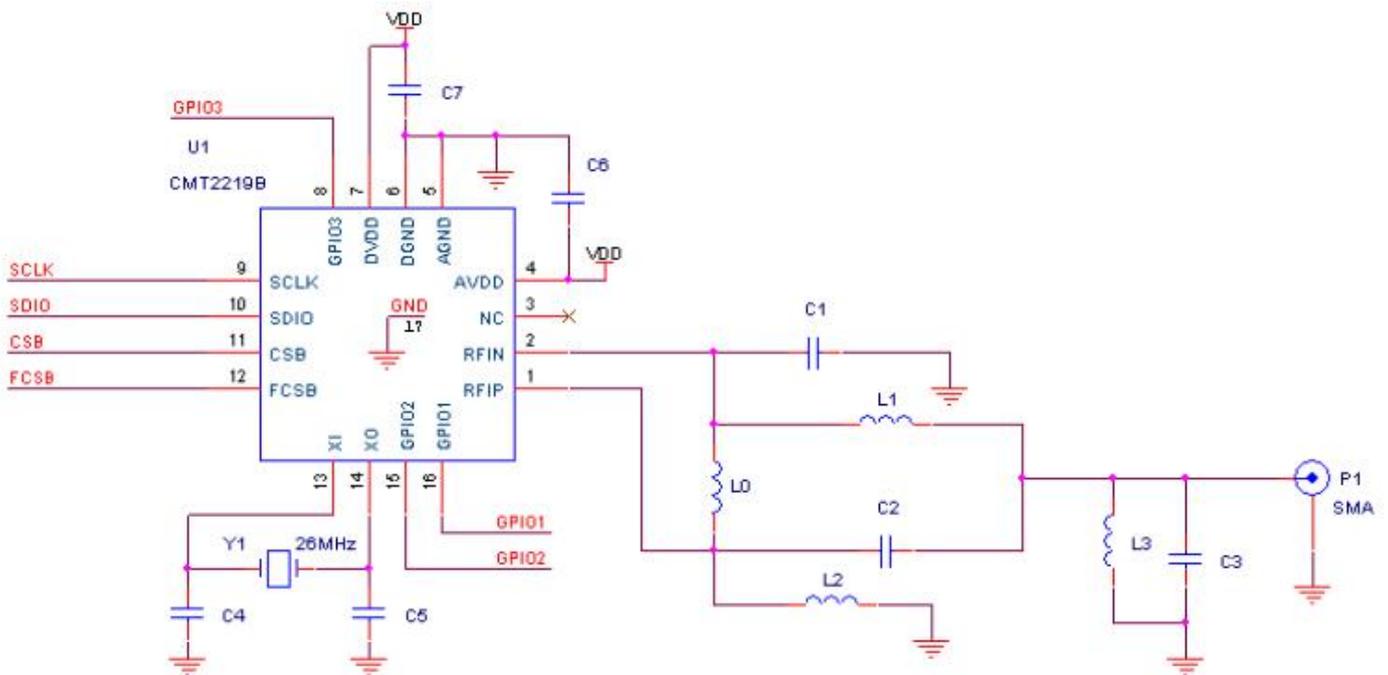


图 2. 典型应用原理图

表12. 典型应用物料清单

标号	描述	元件值			单位	供应商
		433 MHz	868 MHz	915 MHz		
C1	±5%, 0603 NP0, 50 V	4.7	2.2	2.2	pF	-
C2	±5%, 0603 NP0, 50 V	4.7	2.2	2.2	pF	-
C3	±5%, 0603 NP0, 50 V	4.7	2.2	2.2	pF	-
C4	±5%, 0603 NP0, 50 V	24			pF	-
C5	±5%, 0603 NP0, 50 V	24			pF	-
C6	±5%, 0603 NP0, 50 V	470			pF	-
C7	±5%, 0603 NP0, 50 V	0.1			uF	-
L0	±5%, 0603 叠层贴片电感	68	12	12	nH	Sunlord SDCL
L1	±5%, 0603 叠层贴片电感	27	15	12	nH	Sunlord SDCL
L2	±5%, 0603 叠层贴片电感,	27	15	12	nH	Sunlord SDCL
L3	±5%, 0603 叠层贴片电感	27	15	12	nH	Sunlord SDCL
Y1	±10 ppm, SMD32*25 mm	26			MHz	EPSON

4. 功能描述

JZCR16 是一款适用于 127 至 1020MHz 应用的超低功耗, 高性能, 支持 OOK, (G)FSK, (G)MSK 的射频接收芯片。该系列产品包括发射器、接收器和收发器等完整的产品系列。JZCR16 的内部系统框图如下图所示。

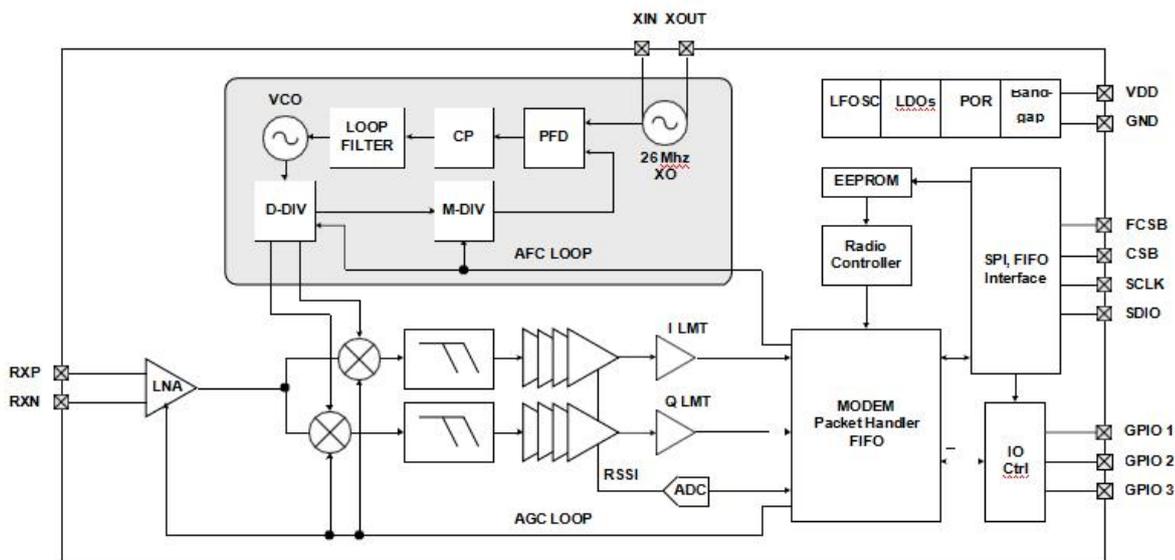


图 3. 功能系统框图

在接收机部分，该芯片采用 LNA+MIXER+IFFILTER+LIMITER+PLL 的低中频结构实现 1G 以下频率的无线接收功能。

在接收机系统内，模拟电路负责将射频信号下混频至中频，并通过 Limiter 模块做对中频信号数模转换处理，输出 I/Q 两路单比特信号到数字电路做后续的 (G) FSK 解调。同时，会通过 ADC 将实时的 RSSI 转换为 8-bit 的数字信号，并送给数字部分做后续的 OOK 解调和其它处理。数字电路负责将中频信号下混频到零频（基带）并进行一系列滤波和判决处理，同时进行 AFC 和 AGC 动态地控制模拟电路，最后将 1-bit 的原始的信号解调出来。信号解调出来之后，会送到解码器里面进行解码并填入 FIFO，或者直接输出到 GPIO。

芯片提供了 SPI 通讯口，外部的 MCU 可以通过访问寄存器的方式来对芯片的各种功能进行配置，控制主控状态机，并访问 FIFO。

4.1 接收机

JZCR16 内建一个超低功耗，高性能低中频 OOK, FSK 接收器。天线感应进来的射频信号，通过低噪声放大器放大以后，通过正交混频器下变频至中频，由镜像抑制滤波器滤波，限幅放大器进一步放大后送入数字域做数字解调处理。在上电复位 (POR) 的时候每一个模拟模块都会被校准到内部的参考电压。这使得芯片能更好的工作在不同的温度和电压底下。基带滤波和解调由数字解调器完成。当芯片工作在大带外干扰信号的环境时，通过 LNA 旁边的宽带功率检测器及衰减网络，自动增益控制环路调节系统的增益，以获得最佳的系统线性度，选择性，灵敏度等性能。

当接收器常开时仅消耗非常低的功耗。它的周期运行模式和空中唤醒功能可以在对功耗有严格要求的应用中进一步降低系统的平均功耗。

JZCR16 接收器可以工作于直通模式和包模式。在直通模式下，解调器输出的数据可以通过芯片的 DOUT 管脚直接输出。DOUT 可以由 GPIO1/2/3 配置而成。在包模式下，解调器的数据输出先送至数据包处理器当中解码，然后填入 FIFO 中，再由 MCU 通过 SPI 接口对 FIFO 进行读取。

4.2 辅助模块

4.2.1 上电复位 (POR)



上电复位电路辅助探测电源变化,并产生相应的复位信号来复位整个 JZCR16 的系统。当 POR 过后,MCU 需要对 JZCR16 进行重新初始化配置。有两种情况会让 POR 产生复位。

第一种情况是短暂的电源突变导致 POR 产生复位。触发的条件是,VDD 在小于 2 us 的时间内骤降 0.9V 加减 20% (即 0.72V-1.08V),注意,它监测的是 VDD 的降幅,而不是 VDD 的绝对值。如下图所示:

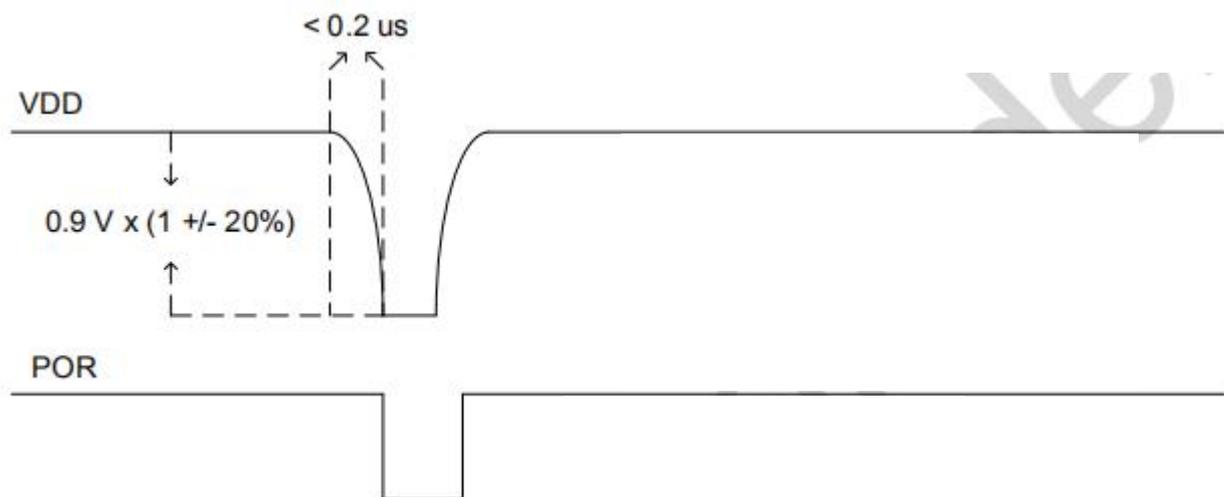


图 4. 迅速下降导致 POR 复位

第二种情况是缓慢的电源下降。触发的条件是,VDD 在大于等于 2 us 的时间内下降到 1.45V 加减 20% (即 1.16V - 1.74V),注意,它监测的是 VDD 的绝对值,而不是 VDD 的降幅。如下图所示:

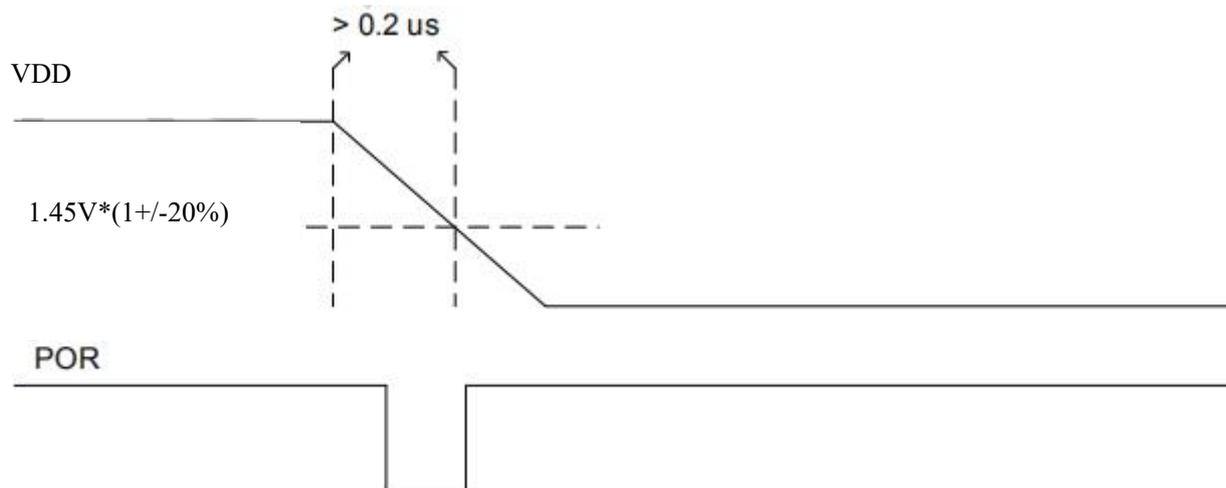


图 5. 缓慢下降导致 POR 复位

4.2.2 晶体振荡器

晶体振荡器用于为锁相环提供基准时钟,为数字模块提供系统时钟。负载电容取决于晶体指定 C_L 参数。XI 与 XO 之间的总的负载电容应该等于 C_L ,以使晶体准确振荡在 26 MHz。

$$C_L = \frac{1}{1/C_{11} + 1/C_{12}} + C_{par} + 2.5pF$$



C5 和 C16 分别为晶体两端挂的负载电容, C_{par} 为 PCB 上的寄生电容。芯片内部加的 5pF 电容, 差分等效就是 2.5pF。晶体的等效串联电阻应在指定规格之内, 以使晶体能有一个可靠的起振。也可以用一个外部信号源连接至 XI 管脚来取代传统的晶体。这个时钟信号推荐峰峰值在 300mV 到 700mV 之间, 并用电容耦合值 XI 管脚。

4.2.3 睡眠计时器

JZCR16 集成了一个由 32 kHz 低功耗振荡器 (LPOSC) 驱动的睡眠计时器。当该功能使能时, 该计时器周期性的将芯片从睡眠中唤醒。当芯片工作于周期运行模式时, 睡眠时间可以配置从 0.03125 ms 至 41,922,560 ms。由于低功耗振荡器的频率会随着温度和电压的改变而漂移, 它会在上电阶段自动校准, 并且会被周期性的校准。这些校准会使得该振荡器的频率容差保持在 $\pm 1\%$ 以内。

4.2.3 低电压检测

芯片设置了低电压检测的功能。每当芯片调谐到某个频率时, 该检测就会进行一次。当芯片从 SLEEP/STBY 状态跳转到 RFS/RX 状态时都会进行频率调谐。检测结果可以通过 LBD_VALUE 寄存器读取

4.2.4 接收信号强度指示器 (RSSI)

RSSI 用于评估调谐的信道内的信号的强度的。级联 I/Q 对数放大器在信号送入解调器之前将其放大。I 路和 Q 路的对数放大器内部包含了接收信号指示器, 其产生的 DC 电压与输入信号强度成正比。RSSI 的输出结果是两路信号值的和, 从灵敏度附近延伸 80dB 动态范围。信号强度通过 ADC 采样以后, 经过一个 SAR 滤波器和一个平滑滤波得到较为平滑的 RSSI 值。平滑滤波器的阶数可以通过 RSSI_AVG_MODE<2:0>来设定。滤波之后将码值转化为 dBm 值, 用户可以通过读取寄存器获得相应的 RSSI 码值 (RSSI_CODE<7:0>) 或 dBm 值 (RSSI_DBM<7:0>)。用户也可以通过配置 RSSI_DET_SEL<1:0> 的值来选择是实时输出 RSSI 值, 还是在接收数据包的各个阶段锁存 RSSI 的值。

JZCR16 允许用户设置 RSSI_TRIG_TH<7:0>的门限值, 与检测到的 RSSI 值进行对比, 如果 RSSI 检测值大于门限就输出 1, 否则输出 0。对比的结果可以输出到 RSSI_VLD 中断, 也可以用于辅助内部超低功耗 (SLP) 模式的运作。

4.2.6 相位跳变检测 (PJD)

PJD 是指 Phase Jump Detector, 即相位跳变检测器。在芯片进行 FSK 解调的时候, 可用通过观察接收信号的跳变特性, 来决定进来的是噪声还是有用信号。

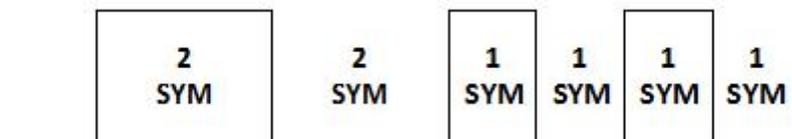


图 6. 接收信号跳变图

PJD 认为输入信号从 0 到 1 或者从 1 到 0 切换就是一次相位跳变, 用户仅仅需要去配置 PJD_WIN_SEL<1:0>, 来告诉 PJD 需要检测多少次信号跳变才能输出判断结果。如果上图所示, 一共接收了 8 个 symbol, 但是跳变只出现了 6 次, 因此跳变数并不能等同于 symbol 数量。只有在接收 preamble 时, 跳变数才等同于 symbol 数。总的来说, PJD 跳变次数越多, 判断结果越可靠; 越



少, 就越快完成。如果接收的时间窗口很小, 那么就需要将检测次数减少来满足窗口设置的要求。一般来说, 跳变次数是 4 次就已经可以达到比较可靠的检测效果, 即不会将噪声误判为有用信号, 有用信号来的时候不会检测不到。

监测信号跳变, 实质上就是监测信号是否符合预期的数据率。在监测跳变的同时, PJD 还会在内部自动监测信号的 Deviation 是否符合约定的有效信号的值, 同时会判断 SNR 是否超过 7dB。然后综合数据率, Deviation 和 SNR 的监测结果, 如果确定接收

到的是可靠的信号, 那么就会输出 1; 如果是噪声或者干扰信号, 就会输出 0。这个结果可以通过配置输出到 RSSI_VLD 中断, 也可以输出到内部辅助超低功耗 (SLP) 接收模式的实现。在直通模式下, 通过将 DOUT_MUTE 寄存器设为 1, 还可以利用 PJD 来实现 FSK 解调输出静音。

PJD 技术类似于传统的载波检测 (CS) 技术, 但比 CS 更为可靠。当用户将 RSSI 监测和 PJD 技术结合起来, 就能够非常准确地识别当前信道的空闲状态。

4.2.7 自动频率控制 (AFC)

AFC 功能可以帮助接收机在接收信号的时候, 用很短的时间就能去除 TX 和 RX 之间的频率差异, 以达到更高的灵敏度。JZCR16 具有业内顶尖的 AFC 性能, 相比起其它同类型产品, 在相同的带宽下, JZCR16 可以识别出更大的频率差别, 并能够在更短的时间 (8-10 个 symbol) 内将频率偏差去除。

由于 TX 和 RX 之间的频率差异通常是由两者所用晶体的频率偏差导致的, JZCR16 允许用户通过 RFPDK 配置 TX 和 RX 使用晶体的容差值 (单位是 PPM), 并根据这个容差值配置好 AFC 的探测范围, 同时保证接收机使用尽可能窄的带宽。由于 AFC 的出色性能, 由晶体老化导致的频率偏差随着时间变大的问题也得到更好的解决, JZCR16 能够支持更长时间或更为严重的晶体老化, 延长产品使用寿命

4.2.8 数据率时钟恢复 (CDR)

CDR 系统的基本任务是在接收数据的同时, 恢复出与数据率同步的时钟信号, 既在芯片内部用于解码, 也可以输出到 GPIO 给用户用于采样数据。所以, CDR 的任务很简单也很重要, 如果恢复出来的时钟频率跟实际传输的数据率有误差, 就会在接收时造成数据采集错误, 出现误码, 以及解码出错。

JZCR16 接收机支持三种 CDR 系统, 分别支持不同的应用需求:

- **COUNTING 系统** - 这个系统是针对数据率对得比较准的情况设计的, 如果数据率是 100%对准, 可以连续接收无限个长 0 都不会出错。
- **TRACING 系统** - 这个系统是针对数据率偏差比较大的情况设计的, 它具有追踪功能, 可以自动探测出 TX 发射过来的数据率, 并同时快速地调整 RX 本地的数据率, 尽量减小两者之间的误差。这个系统可以承受的范围可以大至 15.6%, 这是业界其它同类产品无法做到的。
- **MANCHESTER 系统** - 这个系统是有 COUNTER 系统变化出来的, 基本特性是一样的, 唯一的区别是, 该系统是专门为了曼切斯特编解码而设计的, 在 TX 数据率有突发变化的情况下, 可以做特殊处理, 能够正确识别突变的信号部分。

4.2.9 快速手动跳频

手动跳频的意思是, 基于使用 RRPDK 配置得到的基础频点, 例如 433.92MHz, 在应用过程当中, 用 MCU 通过简单地设置 1 到 2 个寄存器, 就可以快速地切换到另一个频点。在多信道的应用中, 简化了用户不停切换新的频点的操作。

$$RFEQ = \text{基础频点} + 2.5\text{kHz} * FH_OFFSET\langle 7:0 \rangle * FH_CHANNEL\langle 7:0 \rangle$$



一般来说,用户可以先在上电初始化配置的阶段,将 FH_OFFSET<7:0>设置好,然后在应用中通过不停地改动 FH_CHANNEL<7:0> 来切换频道就可以。

5. 芯片运行

5.1 SPI 接口

芯片是通过 4 线 SPI 接口与外部进行通信的。低有效的 CSB 是用于访问寄存器的片选信号。低有效的 FCSB 是用于访问 FIFO 的片选信号。两者不能同时为低。SCLK 是串口时钟,最快速度可以到 5MHz。无论对于芯片本身,还是外部的 MCU,都是在 SCLK 的下降沿送出数据,在上升沿采集数据。SDIO 是一个双向的脚,用于输入和输出数据。地址和数据部分都是从 MSB 开始传送。

当访问寄存器的时候,CSB 要拉低。然后首先发送一个 R/W 位,后面跟着 7 位的寄存器地址。外部 MCU 在拉低 CSB 之后,必须等待至少半个 SCLK 周期,才能开始发送 R/W 位。在 MCU 发送出最后一个 SCLK 的下降沿之后,必须等待至少半个 SCLK 周期,再把 CSB 拉高。

需要注意的是,对于读寄存器操作,MCU 和 JZCR16 都会在地 0 和数据 7 之间产生切换 IO (SDIO)口的行为。此时 JZCR16 会将 IO 口从输入切换到输出,MCU 会将 IO 口从输出切换到输入。请注意中间虚线的位置,这时强烈建议 MCU 在送出 SCLK 的下降沿前,先将 IO 口切换为输入;JZCR16 在看到下降沿之后,才会将 IO 切换为输出。这就避免了两者的同时都将 SDIO 设为输出导致电气冲突的情况。对于某些 MCU 来说,这样的情况可能会导致其复位或出现其它异常行为。

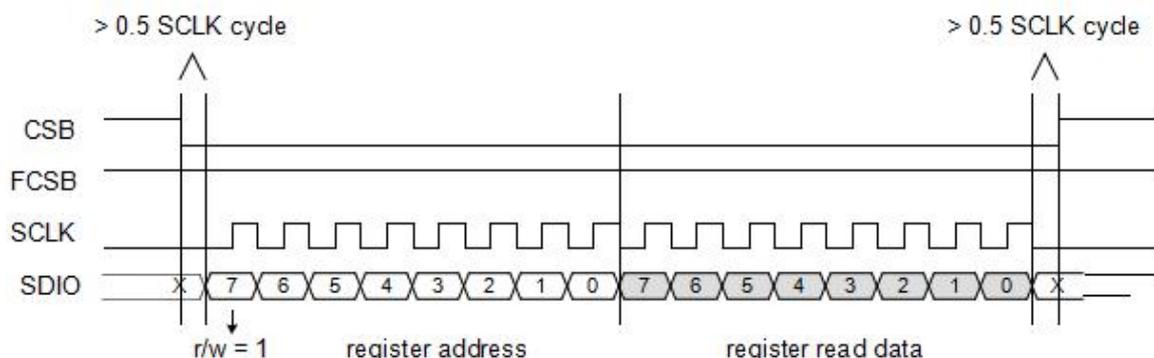


图 7. SPI 读寄存器时序

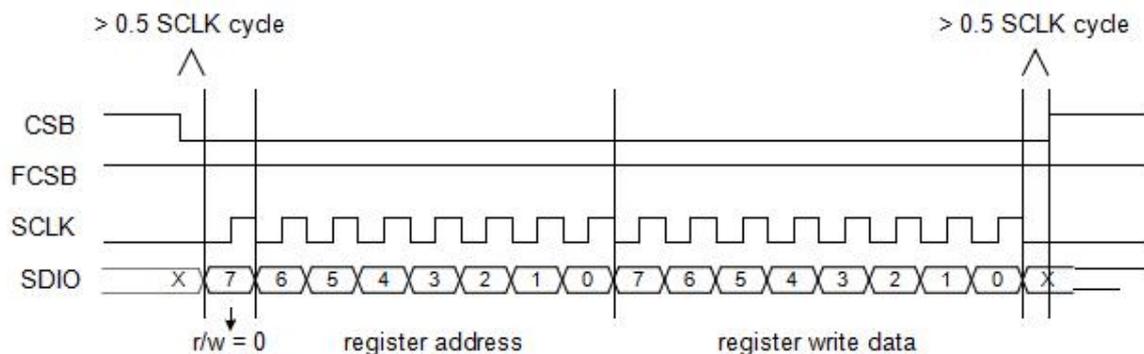


图 8. SPI 写寄存器时序

5.2 FIFO



FIFO 的大小可以设置为 32-byte 或者 64-byte, 用于在 RX 模式中存储接收数据。FIFO 可以通过 SPI 接口读取。用户可以通过设置 FIFO_CLR_RX 位来清空 FIFO。

5.2.1 FIFO 读写时序

在 MCU 需要访问 FIFO 的时候, 首先要将配置一些寄存器, 来设置好 FIFO 的工作模式, 下面给出的是读写的时序图。需要注意的是 FCSB 的控制和访问寄存器时对 CSB 的控制略有差异。开始访问的时候, FCSB 要先拉低 1 个时钟周期后, 再送出 SCLK 的上升沿。在送出最后一个 SCLK 的下降沿后, 要过至少 2us 再将 FCSB 拉高。两次连续的读操作之间, FCSB 必须拉高至少 4us。

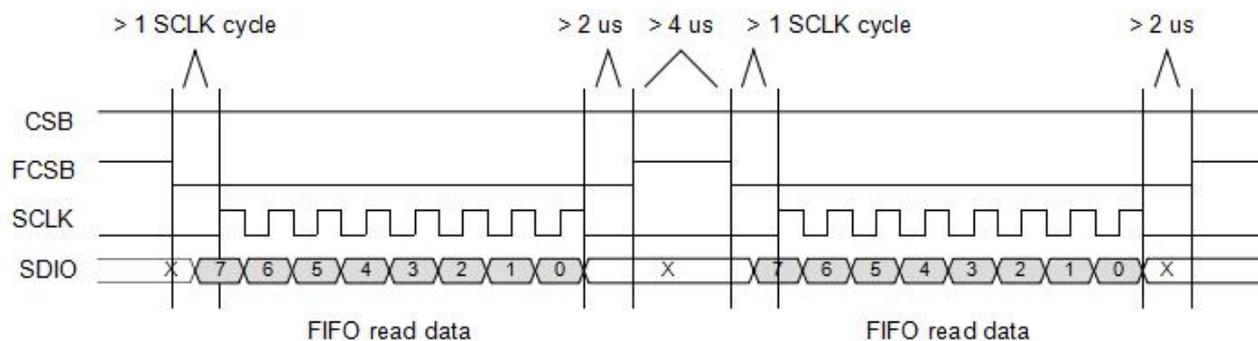


图 9. SPI 读取 FIFO 时序

5.2.2 FIFO 相关中断

JZCR16 提供了丰富的与 FIFO 相关的中断源, 作为芯片高效的运作的辅助手段, 其中 Rx 相关的 FIFO 中断时序如下图所示。

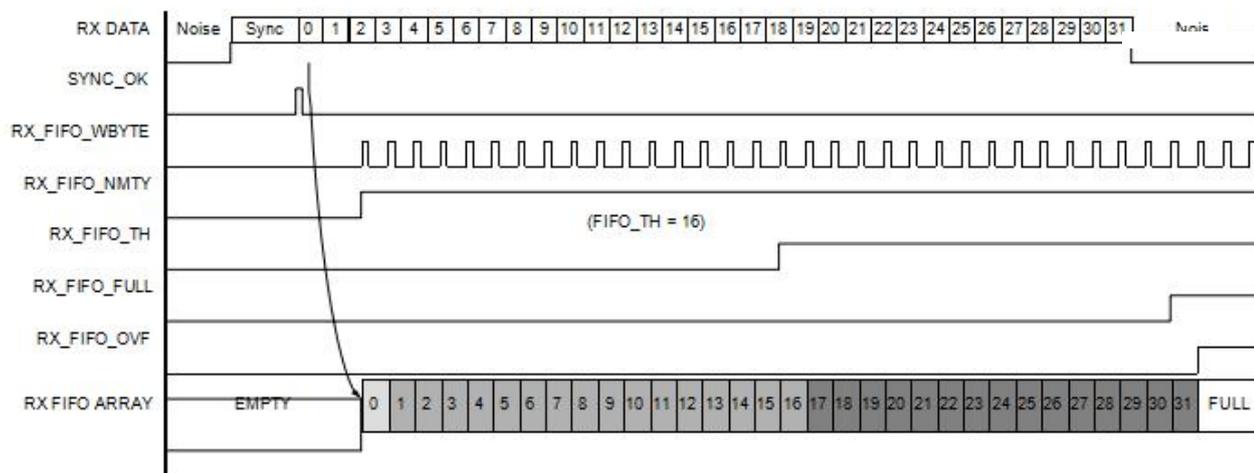


图 10. RX FIFO 中断时序示意图

5.3 工作状态, 时序及功耗

5.3.1 启动时序

芯片在 VDD 上电后, 通常需要等待大概 1 ms 的时间, POR 才会释放。POR 释放之后, 晶体也会起振, 起振所需的时间在 200 us - 1 ms 之间, 根据晶体本身特性而定; 晶体起振后, 还需要等待输出时钟的频率和周期稳定后系统才能开始工作, 稳定的时间也是根据晶体本身特性而定, 用户可



以通过写入 XTAL_STB_TIME <2:0>进行设置 (这个时间要比晶体稳定的时间长), 默认 时间是 2.48 ms。通常情况下, 用户不容易观察到晶体所需要的稳定时间, 因此把这个参数设置为最长的 2.48 ms, 可以覆盖绝大部分不同类型的晶体。

在晶体稳定之前, 芯片都会停留在 IDLE 状态。在晶体的稳定之后, 芯片就会离开 IDLE, 开始做各个模块的校正。芯片完成校正后就会停留在 SLEEP, 等待用户进行初始化配置。在任何时候, 只要进行软复位, 芯片就会回到 IDLE 并重新进行一次上电流程。

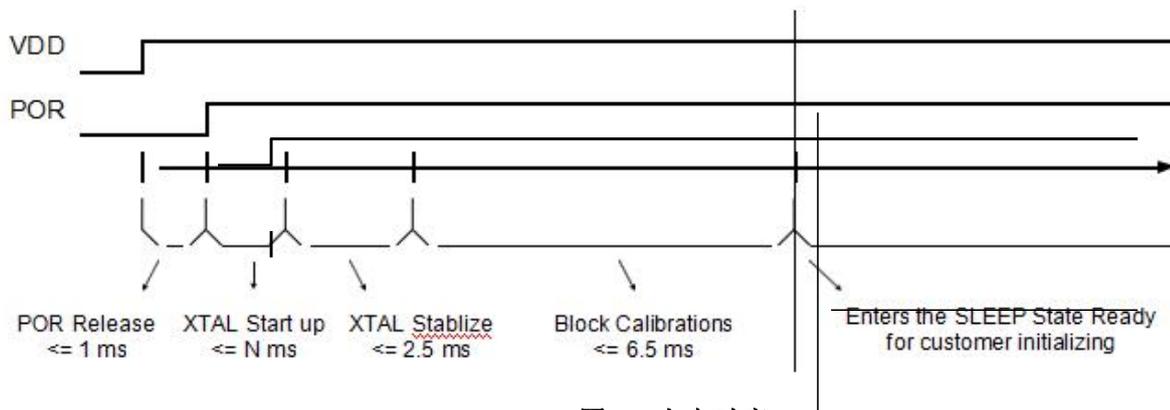


图 11. 上电时序

当校准完成后芯片进入 SLEEP 模式, MCU 可以通过设置寄存器 CHIP_MODE_SWT<7:0>将芯片切换至不同的运行状态。

5.3.2 工作状态

JZCR16 一共有 5 种工作状态: IDLE, SLEEP, STBY, RFS, RX, 如下表所列

表 13. 状态和模块开启表

状态	二进制码	切换命令	开启模块	可选择开启模块
IDLE	0000	soft_rst	SPI, POR	无
SLEEP	0001	go_sleep	SPI, POR, FIFO	LFOSC, Sleep Timer
STBY	0010	go_stby	SPI, POR, XTAL, FIFO	CLKO
RFS	0011	go_rfs	SPI, POR, XTAL, PLL, FIFO	CLKO
RX	0101	go_rx	SPI, POR, XTAL, PLL, LNA+MIXER+IF, FIFO	CLKO, RX Timer

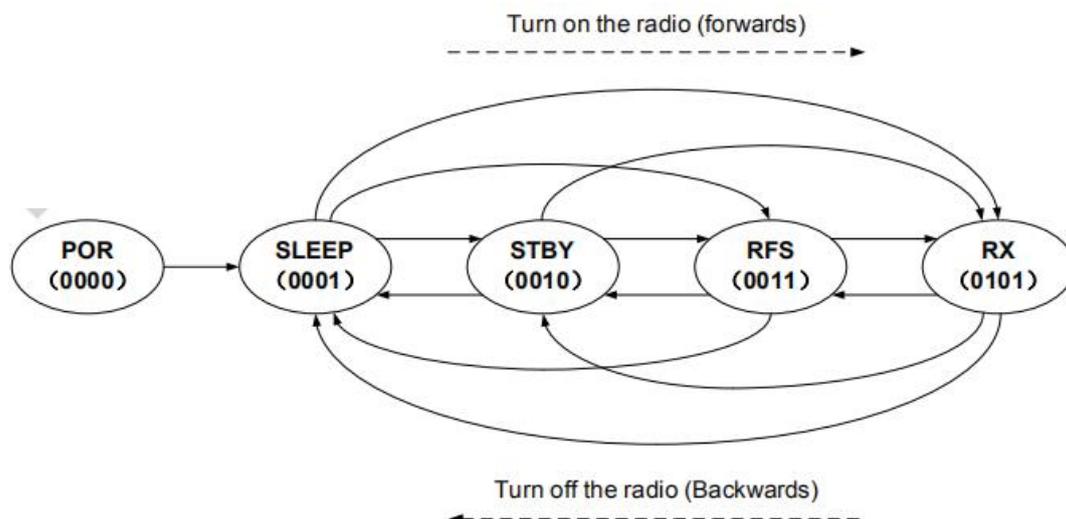


图 12. 状态切换图



● SLEEP 状态

在 SLEEP 下芯片的功耗是最低的,几乎所有的模块都关闭了。SPI 是开启的,配置区和控制区 1 的寄存器可以被访问,FIFO 之前被填入的内容,也会保持不变,但是 FIFO 不能被操作。如果用户打开了定时唤醒的功能,那么 LFOSC 和睡眠计数器就会开启并工作。从 IDLE 切换到 SLEEP 所需要的时间就是上面介绍的上电流程时间。从其余状态切换到 SLEEP 都会立即完成。

● STBY 状态

在 STBY 下,晶体开启了,数字电路的 LDO 也会开启,电流会稍微增加,FIFO 可以被操作。用户可以选择是否输出 CLK0 (系统时钟)到 GPIOn 引脚上。由于晶体以及开启,所以相比起 SLEEP,从 STBY 切换到接收所需要的时间都会比较短。从 SLEEP 切换到 STBY 需要等待晶体开启和稳定的时间后才能完成。从其他状态切换到 STBY 会立即完成。

● RFS 状态

RFS 是切换到 RX 之前的一个过渡状态,除了接收机的 RF 模块是关闭之外,其它模块都开启了,电流会比 STBY 大。从 STBY 切换到 RFS 大概需要 350us 的 PLL 校正和稳定时间,从 SLEEP 切换到 RFS 就需要加上晶体启动和稳定的时间,从其它状态切换到 RFS 会立即完成。

● RX 状态

在 RX 所有关于接收机的模块都会打开。从 RFS 切换到 RX 只需要 20us。从 STBY 切换到 RX 需要加上 350us 的 PLL 校正和稳定时间。从 SLEEP 切换到 RX 需要加上晶体启动和稳定的时间。

5.4 GPIO 和中断

JZCR16 有 3 个 GPIO,每个 GPIO 都可以配置成不同的输入或者输出;JZCR16 有 2 个中断口,可以配置到不同的 GPIO 输出。

表 14. JZCR16 GPIO

管脚号	名字	I/O	功能
16	GPIO1	IO	可配置为: DOUT, INT1, INT2, DCLK (RX), RF_SWT
15	GPIO2	IO	可配置为: INT1, INT2, DOUT, DCLK (RX), RF_SWT
8	GPIO3	IO	可配置为: CLK0, DOUT, INT2, DCLK (RX)

下面给出中断映射表,INT1 和 INT2 的映射是一样的,下面以 INT1 为例说明



名称	INT1_SEL	描述	清除方式
RX_ACTIVE	00000	指示准备进入 RX 和已经进入 RX 的中断, 在 PLL 校正和 RX 状态下为 1, 其余时候为 0。	Auto
RSSI_VLD	00010	指示 RSSI 是否有效的中断	Auto
PREAM_OK	00011	指示成功收到 Preamble 的中断	by MCU
SYNC_OK	00100	指示成功收到 Sync Word 的中断	by MCU
NODE_OK	00101	指示成功收到 Node ID 的中断	by MCU
CRC_OK	00110	指示成功收到并通过 CRC 校验的中断	by MCU
PKT_OK	00111	指示完整收到一个数据包的中断	by MCU
SL_TMO	01000	指示 SLEEP 计数器超时的中断	by MCU
RX_TMO	01001	指示 RX 计数器超时的中断	by MCU
RX_FIFO_NMTY	01011	指示 RX FIFO 非空的中断	Auto
RX_FIFO_TH	01100	指示 RX FIFO 未读内容超过 FIFO TH 的中断	Auto
RX_FIFO_FULL	01101	指示 RX FIFO 填满的中断	Auto
RX_FIFO_WBYTE	01110	指示 RX FIFO 每写入一个 BYTE 的中断, 是脉冲	Auto
RX_FIFO_OVF	01111	指示 RX FIFO 溢出的中断	Auto
STATE_IS_STBY	10011	指示当前状态是 STBY 的中断	Auto
STATE_IS_FS	10100	指示当前状态是 RFS 或 TFS 的中断	Auto
STATE_IS_RX	10101	指示当前状态是 RX 的中断	Auto
LBD	10111	指示低电压检测有效 (VDD 低于设置的 TH) 的中断	Auto
PKT_DONE	11001	指示当前的数据包已经接收完成, 会有下面 4 种情况: 1. 完整地接收到整个数据包 2. 曼切斯特解码错误, 解码电路自动重启 3. NODE ID 接收错误, 解码电路自动重启 4. 发现信号冲突, 解码电路不自动重启, 等待 MCU 处理	by MCU

表 15. JZCR16 中断映射表

中断默认是 1 有效, 但是可以通过将 INT_POLAR 这个寄存器比特设置成 1, 使所有中断都变成 0 有效。

6. 数据包及包处理机

数据模式 (Data Mode) 指的外部 MCU 通过什么模式来获取接收数据, JZCR16 支持直通模式和包模式两种, 区别如下。

Direct - 直通模式, 仅支持 preamble 和 sync 检测, FIFO 不工作

Packet - 包模式, 支持所有包格式配置, FIFO 工作



6.1 直通模式

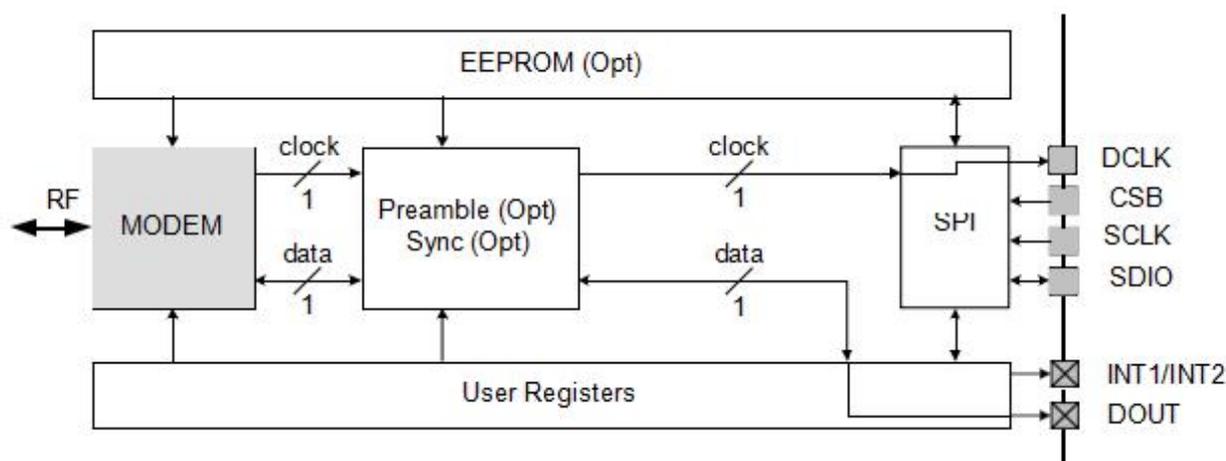


图 13. 直通模式的数据通路

Rx 处理:

在直通模式中，数据从解调器的输出直接通过 DOUT 发送到外部 MCU，DOUT 可以设置为 GPIO1, 2 或 3。典型的直通模式的 Rx 工作顺序如下。

- 通过 CUS_IO_SEL (Addr=0x65) 寄存器配置 GPIOs。
- 配置 DATA_MODE = 0 (Addr=0x38)。
- 发送 go_rx 命令。
- 连续地从 DOUT 捕获接收数据。
- 发送 go_sleep/go_stby/go_rfs 命令以节省功耗

6.3.1 数据包模式

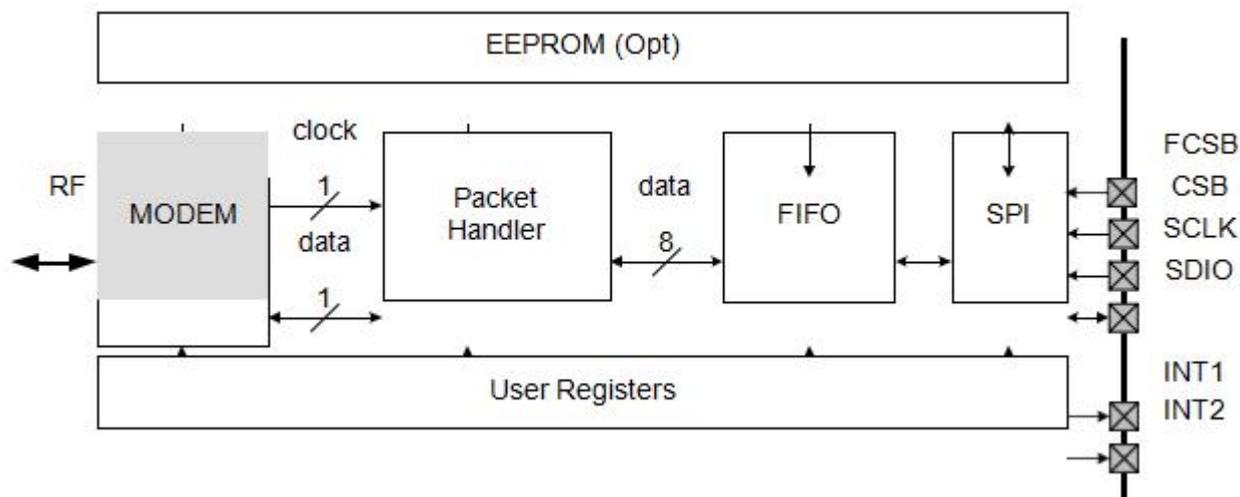


图 14. 包模式的数据通路

JZCR16 支持典型和更为灵活的包格式，可以分为可变包（Length 在 Node ID 前面），可变包（Length 在 Node ID 后面）和固定包三种，数据包中的每一个部分，都支持非常灵活的配置：



表 16. 可变包 (Length 在 Node ID 前面)

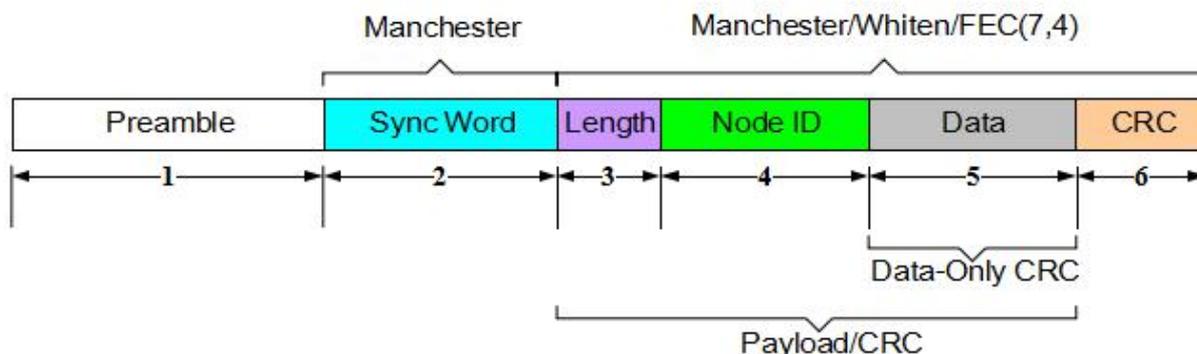


表 17. 可变包 (Length 在 Node ID 后面)

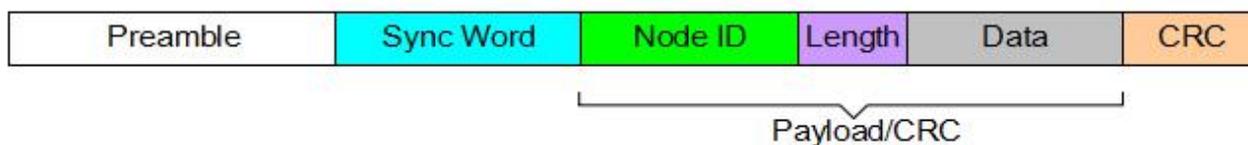
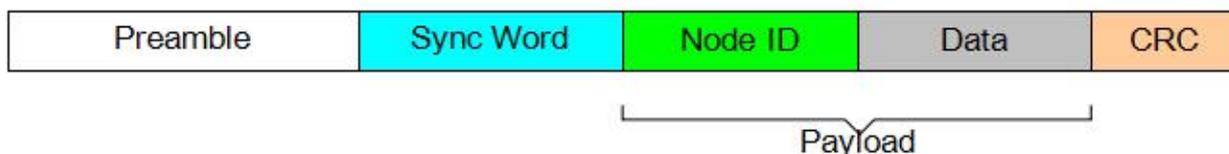


表 18. 固定包



Rx 处理:

在包模式中, 从解调器输出的数据会先被移送至包处理机中进行解码, 然后填入 FIFO。包处理机提供多种解码引擎和判断数据有效性的选项, 这些可以减轻用户的 MCU 资源。典型的包模式的 Rx 工作顺序如下:

- 通过 CUS_IO_SEL 配置 GPIO。
- 通过 CUS_INT1_CTL, CUS_INT2_CTL 和 CUS_INT_EN 设置中断。
- 发送 go_rx 命令。
- 根据相关的中断状态读取 FIFO。
- 发送 go_sleep/go_stby/go_rfs 命令以节省功耗。
- 通过 CUS_INT_CLR1/2 清楚包中断状态。

7. 超低功耗运行

7.1 DutyCycle 运转模式

JZCR16 通过配置相关寄存器使得芯片 Rx 工作于 duty cycle 运转模式以节省芯片功耗。

RX 的 Duty Cycle 模式可以分为以下 5 种模式。

- 全手动控制
- 自动 SLEEP 唤醒
- 自动 SLEEP 唤醒, 自动进入 RX
- 自动 SLEEP 唤醒, 自动退出 RX
- 全自动接收



7.2 超低功耗 (SLP) 接收模式

JZCR16 提供了一系列的选项, 能够帮助用户在不同的应用需求下实现超低功耗 (SLP - Super Low Power) 的接收。这些选项都必须在 `RX_TIMER_EN` 被设置为 1, 即 RX 计时器有效的时候才会生效。SLP 接收的核心内容是如何让接收机在无信号的时候尽量缩短 RX 的时间, 在有信号的时候又能够恰当地延长 RX 的时间进行接收, 最终达到功耗最小化并稳定接收的效果。

传统的短距离无线收发系统, 一般都会以下面这种基本的方案实现低功耗收发。JZCR16 同样兼容这种方案, 并且在这个基础上扩展出 13 种更加节省功耗的方案。下面先介绍一下最基本的方案, 即将 `RX_EXTEND_MODE<3:0>` 设置为 0 时就可以实现的方案。

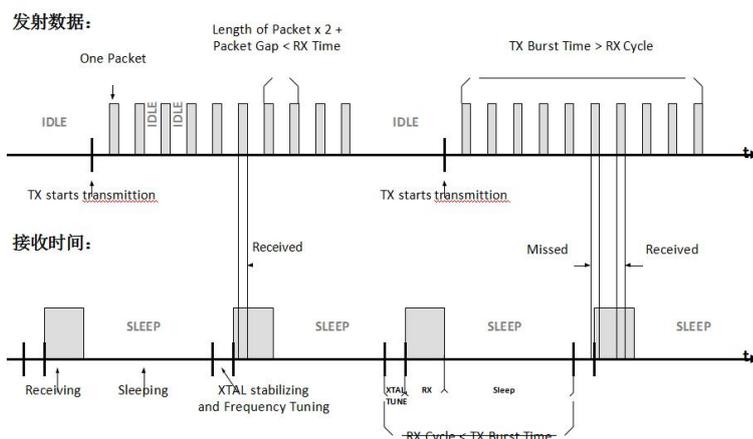


图 15. 基本的低功耗收发方案

传统低功耗收发方案以及在此基础上延伸的 13 种低功耗方案罗列如下表。

表 19. 超低功耗接收模式

编号	RX 的延长方式	RX 的延长条件
0	如果配置成 0, 就不做任何延长, T1 计时结束就离开 RX	无
1	T1 内一旦满足检测条件, 就离开 T1, 将控制权交给 MCU	RSSI_VLD 有效
2		PREAM_OK 有效
3		RSSI_VLD 与 PREAM_OK 同时有效
4	T1 内只要检测到 RSSI 有效, 就退出 T1 并一直处于 RX, 直到 RSSI 不满足就退出 RX	RSSI_VLD 有效
5	T1 内一旦满足检测条件, 就切换到 T2, T2 计时结束后就退出 RX	RSSI_VLD 有效
6		PREAM_OK 有效
7		RSSI_VLD 与 PREAM_OK 同时有效
8		PREAM_OK 或 SYNC_OK 任意一个有效
9		PREAM_OK 或 NODE_OK 任意一个有效
10		PREAM_OK 或 SYNC_OK 或 NODE_OK 任意一个有效
11		T1 内一旦满足检测条件, 就切换到 T2, T2 内一旦检测到 SYNC 就退出 T2 并将控制权交给 MCU, 否则 T2
12	计时结束后就退出 RX	PREAM_OK 有效
13		RSSI_VLD 与 PREAM_OK 同时有效

表格里提到的 T1 和 T2 分别是指可用寄存器设定的 RX T1 和 RXT2 时间窗口。RSSI_VLD 的源可以是 RSSI 的对比结果或者是相位检测 (PJD) 的结果, 具体的低功耗方案的设置方法请参照相关的技术文档。



7.3 接收机“电流 VS 性能”配置

JZCR16 提供了一组寄存器给用户来降低接收机的 RF 电流，但是相应地性能（主要体现为接收灵敏度）也会降低，下面是 相关的寄存器及配置值：

表 20. 电流寄存器的配置方法

电流档	RF 性能档	LMT_VTR<1:0>	LMT_BIAS<1:0>	LNA_MODE<1:0>	LNA_BIAS<1:0>
低	低	2	2	1	1
中	中	2	2	1	2
高	高	1	2	3	2

8. 用户寄存器

JZCR16 地址从 0x00 到 0x71，其中可以分成 3 个大区去理解，分别是：配置区（其中包括 7 个子区），控制区 1，还有控制区 2。对 3 个区来说，地址是连续的，操作方式无本质区别，都是使用 SPI 按照访问寄存器的时序进行直接读写 操作。

但是从功能和使用方式来说，3 个区有不同的作用，由下面的表格说明：

表 21. 寄存器分区说明

地址范围	名称	RFPDK	备注	
0x00~0x0B	配置区(该 区配置值可 以通过 RFPDK 软 件的 Export 功能导出)	内部参数区	CMT Bank	由 RFPDK 导出，不建议客户修改
0x0C~0x17		系统运作区	System Bank	该区域主要牵涉 DutyCycle 工作配置
0x18~0x1F		频率配置区	Frequency Bank	该区域是配置接收工作频率
0x20~0x37		数据率区	Data Rate Bank	该区域是关联通讯速率以及针对该速率和发射频偏对应的接收配置（即接收解调/带宽关联）
0x38~0x54		基带区	Baseband Bank	该区域主要涉及数据包结构（编码格式、报文结构、校验、纠错、同步字等）
0x55~0x5F		内部参数区 2	CMT Bank2	由 RFPDK 导出，不建议客户修改
0x60~0x6A	控制区 1 (根据 MCU 需求配置，不由 RFPDK 生成)	--	工作状态、跳频配置、GPO 配置、中断源开关等	
0x6B~0x71	控制区 2 (根据 MCU 需求配置，不由 RFPDK 生成)	--	中断源标志、FIFO 控制、RSSI 测量等	

为了简化用户的操作，用户首先可使用 RFPDK 配置好所有参数，然后导出“配置区”的寄存器值，用于对 JZCR16 的一次性初始化配置。对 CMT 区，频率区，和数据率区来说，用户无需理解具体的寄存器含义，只需要将导出的内容写入到对应的寄存器地址就可以了。对于系统区和基带区，用户或许有需要在应用程序中实时更改某些配置，因此用户需要理解每一个寄存器位的含义。同时，对于配置区 1 和配置区 2 来说，用户也需要理解每一个寄存器位的含义。



9. 订购信息

表 22. JZCR16 订购信息

型号	描述	封装	包装选项	运行条件	最小起订量
JZCR16-EQR ^[1]	JZCR16, 超低功耗 Sub-1GHz 射频接收器	QFN16(3x3)	编带盘装	1.8 to 3.6V, -40 to 85°C	3,000
备注: [1]. “E” 代表扩展型工业产品等级, 其支持的温度范围是从-40 到+85 °C。 “Q” 代表 QFN16 的封装类型。 “R”代表编带及盘装类型, 最小起订量 (MOQ) 是 3,000 片。					