

JZ8P2610

8 位 OTP 微控制器

用户数据手册

版本号 V1.2



修改记录说明

版本号	修改说明	备注
V1.0	完成初稿	
V1.1	增加 AD 模块说明	
V1.2	新增 MSOP10 封装脚位，增加 ADC 转换注意事项，增加中断保护说明，增加指令集指令周期说明，增加 ADC 模块使用 VDD 基准注意事项说明	

注意事项：

- 1、在高干扰应用中，使用 ADC 功能时建议用户将 ADC 时钟分频选择在 4clock 或以上，具体参照官方例程；
- 2、建议用户程序中同时使用软件中断保护，避免中断保护失败，具体参照官方例程；
- 3、OPTION 配置选择【IRC 振荡器选择 VDD 电压】，ADC 模块使用以 VDD 为基准采集通道电压时，通道只能选择内置基准电压（1.5V/2V/3V/4V）；

声明：

- 本资料内容，随产品的改进，会进行相应更新，恕不另行通知。使用本资料前请咨询我司销售人员，以保证本资料内容为最新版本。
- 请在本资料所记载的极限范围内使用本产品，因使用不当造成的损失，我司不承担其责任。
- 尽管本公司一向致力于提高产品质量与可靠性，但是半导体产品本身有一定的概率发生故障或错误工作，为防止因此类事故而造成的人身伤害或财产损失，请在使用过程中充分留心安全设计。
- 将本产品或者本资料出口海外时，应当遵守适用的进出口管制法律法规。
- 未经本公司许可，严禁以任何形式复制或转载本资料的部分或全部内容。
- 本资料测试数据仅供参考，实际数据以目标样机测试为准。



目 录

1. 芯片简介	6
1.1 功能特性	6
1.2 引脚分配	7
1.3 引脚描述	8
1.4 系统框图	9
2. 存储器结构	10
2.1 程序存储区结构	10
2.2 数据存储区	11
2.2.1 数据存储区结构	11
2.2.2 特殊功能寄存器概览	11
3. 功能描述	12
3.1 操作寄存器	12
3.1.1 R180/RSR (RAM 选择寄存器)	12
3.1.2 R181/PCH (程序计数高 3 位寄存器)	12
3.1.3 R182/PCL (程序计数低 8 位寄存器)	12
3.1.4 R183/STATUS (状态标志寄存器)	13
3.1.5 R184/TCOCON (TC0 控制寄存器)	14
3.1.6 R185/TCOC (TC0 计数寄存器)	15
3.1.7 R186/TBRDH (查表指针高 3 位寄存器)	15
3.1.8 R187/TBRDL (查表指针低 8 位寄存器)	16
3.1.9 R188/CPUCON (CPU 模式控制寄存器)	16
3.1.10 R189/IHRCCAL (IHRC 频率微调寄存器)	17
3.1.11 R18B/P6 (P6 数据寄存器)	17
3.1.12 R18E/P6CON (P6 控制寄存器)	17
3.1.13 R191/P6PH (P6 上拉控制寄存器)	18
3.1.14 R194/P6PD (P6 下拉控制寄存器)	18
3.1.15 R19A/P6HSD (P6 强弱驱动控制寄存器)	18
3.1.16 R19D/P6IWE (P6 输入变化中断、唤醒使能寄存器)	19
3.1.17 R1A1/P6ADE (P6 AD 采样口使能寄存器)	19
3.1.18 R1A4/ADATL (ADC 数据低 8 位寄存器)	20
3.1.19 R1A5/ADIS (ADC 通道选择及 ADC 数据高 4 位寄存器)	20
3.1.20 R1A6/ADCON0 (ADC 控制寄存器 0)	21
3.1.21 R1A7/ADCON1 (ADC 控制寄存器 1)	21
3.1.22 R1AF/WDTCN (WDT、外部中断控制寄存器)	22
3.1.23 R1B0/TC1CON (TC1/PWM 控制寄存器)	23
3.1.24 R1B1/TC1PRDL (TC1/PWM 周期低 8 位寄存器)	24
3.1.25 R1B2/PWM1DTL (PWM1 占空比低 8 位寄存器)	24
3.1.26 R1B3/PWM2DTL (PWM2 占空比低 8 位寄存器)	24
3.1.27 R1B4/PWM3DTL (PWM3 占空比低 8 位寄存器)	24
3.1.28 R1B5/TC1PRDTH (TC1/PWM 周期高 4 位及 PWM1 占空比高 4 位寄存器)	25



3.1.29 R1B6/PWM23DTH(PWM2、PWM3 占空比高 4 位寄存器)	25
3.1.30 R1BE/WDTCH(WDT 计数高 8 位寄存器)	25
3.1.31 R1BF/WDTCL(WDT 计数低 8 位寄存器)	25
3.1.32 R1C6/PWMIS(PWM 端口映射控制寄存器)	26
3.1.33 R1D6/INTE(中断使能寄存器)	27
3.1.34 R1DA/INTF(中断标志寄存器)	27
3.1.35 R1FF/IAR(间接寻址寄存器)	28
3.2 中断	29
3.2.1 中断现场保护	29
3.3 复位	31
3.3.1 复位功能概述	31
3.3.2 POR 上电复位	31
3.3.3 WDT 看门狗复位	32
3.3.4 LVR 低电压复位	32
3.3.5 工作频率与 LVR 低压检测关系	33
3.4 工作模式	35
3.4.1 高速模式	35
3.4.2 低速模式	36
3.4.3 空闲模式	36
3.4.4 睡眠模式	37
3.5 系统时钟	38
3.5.1 内部 RC 振荡器	38
3.6 I/O 端口	39
3.6.1 GPIO 内部结构图	39
3.6.2 端口输入变化唤醒	40
3.6.3 端口特性参数	40
3.7 定时计数器	41
3.7.1 TCO 定时计数器	41
3.7.1.1 TCO 定时设置说明	41
3.7.1.2 TCO 定时计算说明	41
3.7.1.3 TCO 空闲模式唤醒说明	42
3.7.2 TC1 定时计数器	42
3.7.2.1 TC1 定时设置说明	43
3.7.2.3 TC1 定时计算说明	43
3.7.2.4 TC1 空闲模式唤醒说明	43
3.7.3 WDT 定时计数器	44
3.7.3.1 WDT 定时设置说明	44
3.7.3.3 WDT 定时计算说明	44
3.7.3.4 WDT 空闲模式唤醒说明	45
3.8 PWM 脉宽调制	46
3.8.1 PWM 内部结构与时序	46
3.8.2 PWM 周期与占空比	47
3.8.3 PWM 脉宽调制设置说明	48
3.9 端口电平捕获	49



3.10 ADC 模数转换	50
3.10.1 ADC 检测电源电压说明	51
3.10.2 ADC 模数转换设置说明	51
4. OPTION 配置表	52
5. 指令集	54
6. 电气特性	56
6.1 极限参数	56
6.2 直流电气特性	56
6.3 AD 转换特性	57
6.4 VREF 特性	57
6.5 特性曲线图	58
6.5.1 内部低速振荡器-压频特性曲线	58
6.5.2 内部低速振荡器-温频特性曲线	58
6.5.3 内部 1Mhz RC 振荡器-压频特性曲线	59
6.5.4 内部 1Mhz RC 振荡器-温频特性曲线	59
6.5.5 内部 8Mhz RC 振荡器-压频特性曲线	60
6.5.6 内部 8Mhz RC 振荡器-温频特性曲线	60
7. 封装尺寸	61
7.1 10PIN 封装尺寸	61
7.2 8PIN 封装尺寸	62



1. 芯片简介

1.1 功能特性

CPU 配置

- 2K×16-Bit OTP ROM
- 128×8-Bit SRAM
- 8 级堆栈空间
- 6 级可编程电压复位 (LVR)
1.8V, 2.4V, 2.7V, 3.3V, 3.6V, 3.9V
- 工作电流小于 2 mA (4MHz/5V)
- 工作电流小于 10 μ A (16KHz/3V)
- 休眠电流小于 1 μ A (休眠模式)

I/O 配置

- 1 组双向 I/O 端口:P6 (P63 无高驱)
- 8 个 I/O 引脚
- 唤醒端口:P6
- 8 个可编程上拉 I/O 引脚
- 8 个可编程下拉 I/O 引脚
- 外部中断:P63
- P60 灌电流可选:20/40/80/120mA
- 弱驱动端口:
P61、P62、P64、P65、P66、P67

工作条件

- 工作电压范围:
VLVR3.9V~5.5V | F_{cpu}=0~8MHz
VLVR2.7V~5.5V | F_{cpu}=0~4MHz
VLVR1.8V~5.5V | F_{cpu}=0~2MHz
- 工作温度范围:
工作温度 -40°C~85°C

工作频率范围

- 内部 IHRC 振荡电路:
8MHz/4MHz/2MHz/1MHz
- 内部 ILRC 振荡电路:
14KHz (5V)/8KHz (3V)
- 时钟周期分频选择:
2Clock, 4Clock, 8Clock, 16Clock

外围模块

- P63 口电平捕获
- 8Bit 实时时钟/计数器 TC0
- 3 路共周期 12Bit 可死区互补脉宽调制器
- 8 路通道 12Bit ADC 模数转换器

中断源

- TC0 溢出中断
- INT 外部中断
- P6 端口输入变化中断
- ADC 转换完成中断
- TC1 定时/PWM 周期匹配中断
- WDT 定时中断

特性

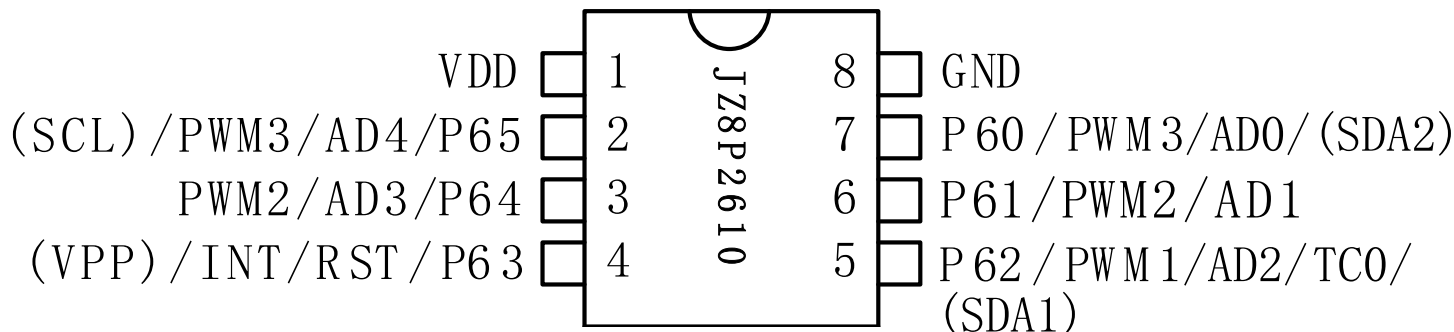
- 可编程 WDT 定时器
- 四种工作模式切换

封装类型

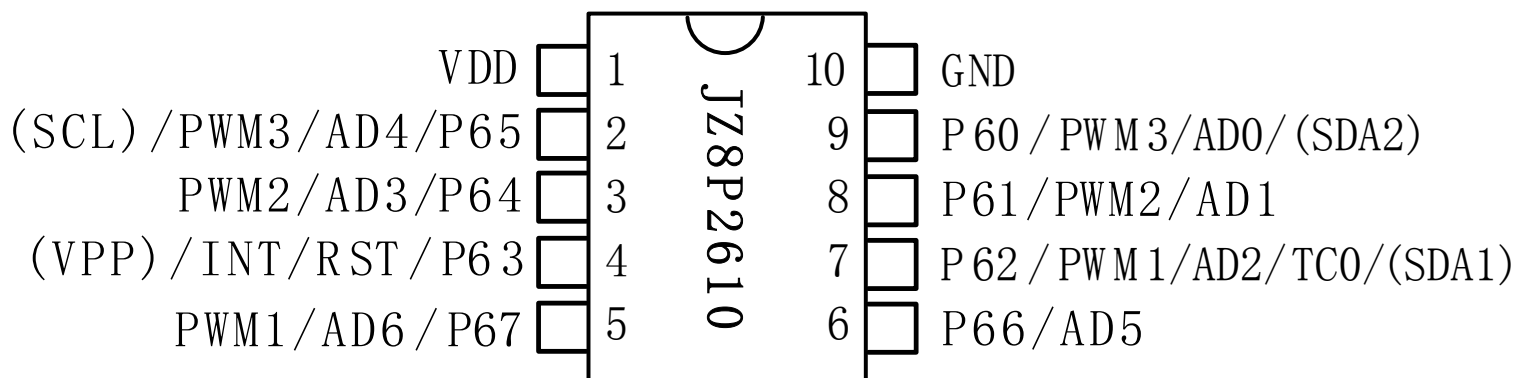
- JZ8P2610-DFN10
- JZ8P2610-SOP8



1.2 引脚分配



JZ8P2610 -8PIN 脚位图



JZ8P2610 -10PIN 脚位图

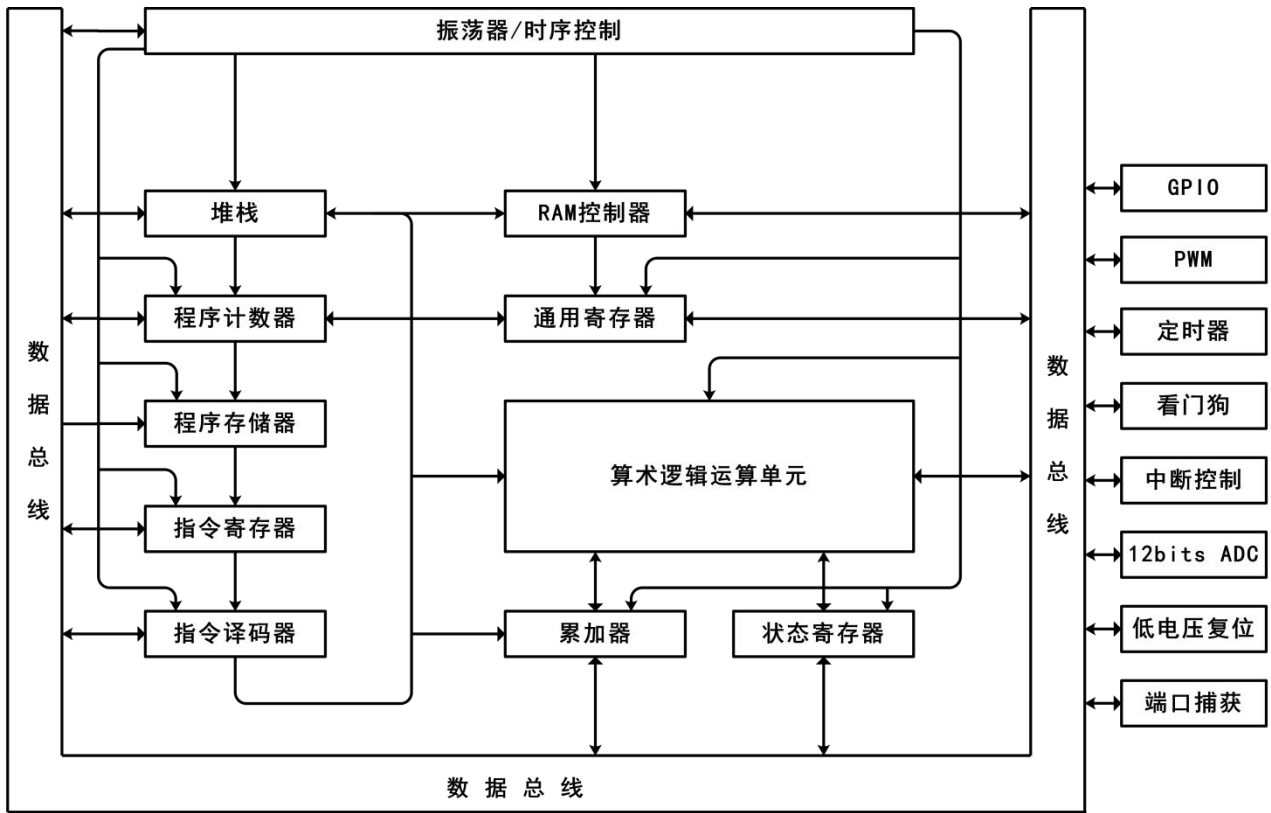


1.3 引脚描述

序号	管脚名	I/O	功能描述
P60	P60	I/O	GPIO, 可编程上下拉, 四级灌电流增强可选, 端口唤醒
	AIN0	AN	ADC 输入通道
	PWM3	CMOS 输出	PWM3 输出
	SDA2	I	烧录数据口 2
P61	P61	I/O	GPIO, 可编程上下拉, 弱驱动, 端口唤醒
	AIN1	AN	ADC 输入通道
	PWM2	CMOS 输出	PWM2 输出
P62	P62	I/O	GPIO, 可编程上下拉, 弱驱动, 端口唤醒
	AIN2	AN	ADC 输入通道
	PWM1	CMOS 输出	PWM1 输出
	TC0	I	TC0 外部时钟输入口
	SDA1	I	烧录数据口 1
P63	P63	I/O	GPIO (低驱), 可编程上下拉, 端口唤醒
	RST	I	外部复位输入端口
	INT	I	外部中断输入端口
	VPP	I	烧录高压口
P64	P64	I/O	GPIO, 可编程上下拉, 弱驱动, 端口唤醒
	AIN3	AN	ADC 输入通道
	PWM2	CMOS 输出	PWM2 输出
P65	P65	I/O	GPIO, 可编程上下拉, 弱驱动, 端口唤醒
	AIN4	AN	ADC 输入通道
	PWM3	CMOS 输出	PWM3 输出
	SCL	I	烧录时钟口
P66	P66	I/O	GPIO, 可编程上下拉, 弱驱动, 端口唤醒
	AIN5	AN	ADC 输入通道
P67	P67	I/O	GPIO, 可编程上下拉, 弱驱动, 端口唤醒
	AIN6	AN	ADC 输入通道
	PWM1	CMOS 输出	PWM1 输出
	VDD	--	电源
	GND	--	地



1.4 系统框图

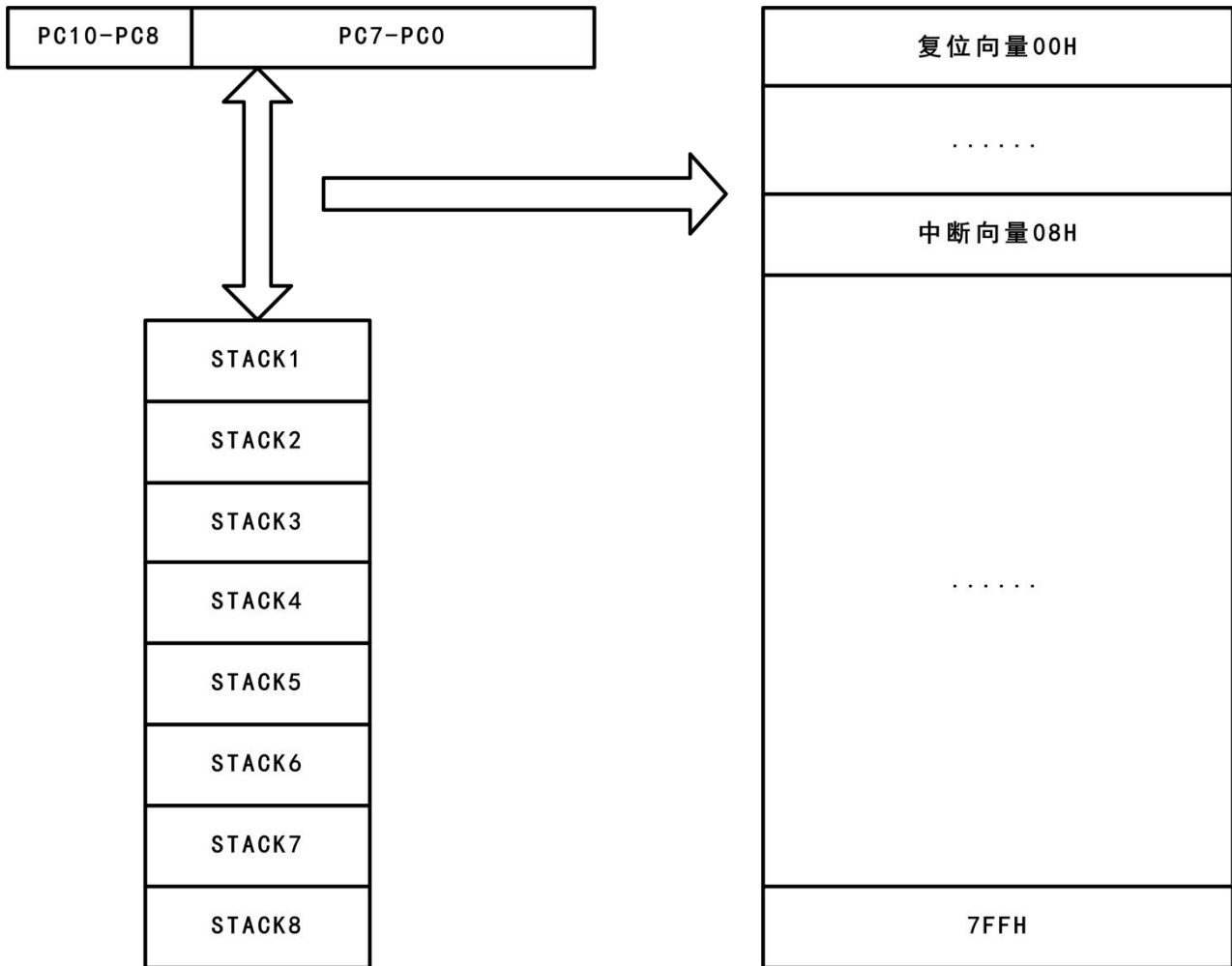


系统电路框图



2. 存储器结构

2.1 程序存储区结构

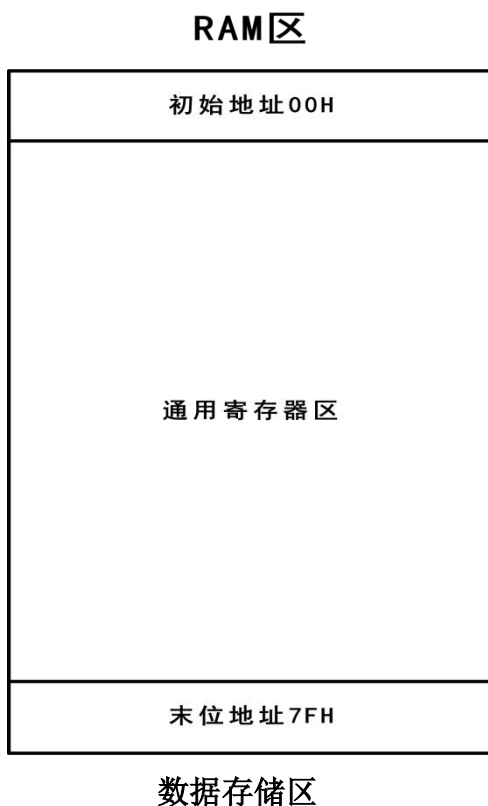


程序存储区结构图



2.2 数据存储区

2.2.1 数据存储区结构



2.2.2 特殊功能寄存器概览

地址	0X18_	0X19_	0X1A_	0X1B_	0X1C_	0X1D_	0X1E_	0X1F_
0	RSR			TC1CON				
1	PCH	P6PH	P6ADE	TC1PRDL				
2	PCL			PWM1DTL				
3	STATUS			PWM2DTL				
4	TCOCON	P6PD	ADATL	PWM3DTL				
5	TCOC		ADIS	TC1PRDTH				
6	TBRDH		ADCON0	PWM23DTH	PWMIS	INTE		
7	TBRDL		ADCON1					
8	CPUCON							
9	IHRCCAL							
A (10)		P6HSWD				INTF		
B (11)	P6							
C (12)								
D (13)		P6IWE						
E (14)	P6CON			WDTCH				
F (15)			WDTCON	WDTCL				IAR



3. 功能描述

3.1 操作寄存器

3.1.1 R180/RSR (RAM 选择寄存器)

0X180	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RSR	-	RSR<6:0>						
读/写	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	X	X	X	X	X	X	X

RSR<6:0> 在间接寻址方式中用于选择 RAM 寄存器地址（寻址范围:0X00~0X7F）。

RSR 寄存器用于配合 R1FF 寄存器实现间接寻址操作。用户可以将某个寄存器对应的地址放进 RSR，然后通过访问间接寻址寄存器 R1FF，此时地址将指向 RSR 中对应地址的寄存器。

3.1.2 R181/PCH (程序计数高 3 位寄存器)

0X181	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PCH	-	-	-	-	-	PC<10:8>		
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

3.1.3 R182/PCL (程序计数低 8 位寄存器)

0X182	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PCL	PC<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

程序计数器（PC）是用于记录每个指令周期中 CPU 所要处理的指令的指针。在 CPU 运行周期中，PC 将指令指针推进程序存储器，然后指针自增 1 以进入下一个周期。JZ8P2610 拥有一个 11 位宽度的程序计数器（PC），其低字节来自可读可写的 PCL 寄存器，高字节来自可读的 PCH 寄存器。

堆栈是用于记录程序返回的指令指针。当调用子程序时，PC 将指令指针压栈。待执行返回指令时，堆栈将指令指针送回 PC，继续进行原来的进程。JZ8P2610 拥有 8 级堆栈，该堆栈既不占程序存储空间也不占数据存储空间，并且堆栈指针不能读写。



程序计数器（PC）及堆栈详细说明如下：

- (1) 寄存器 PC 和内置 8 级堆栈都是 11 位宽，用于 2K×16Bit OTP ROM 的寻址。
- (2) 一般情况下，PC 自增一；复位时，PC 的所有位都被清零。
- (3) 指令“JMP”允许直接载入 11 位地址，然后将 PC+1 推入堆栈。因此，JMP 指令允许 PC 跳转到程序的任一位置。
- (4) 指令“CALL”允许加载 PC 的 11 位地址，然后将 PC+1 推入堆栈。因此，子程序入口地址可位于程序的任一位置。
- (5) 执行“RET”指令时将栈顶数据送到 PC。
- (6) 执行“ADD PCL, A”指令可将一个相对地址与当前 PC 相加，PC 的第九位及以上各位逐次递增。
- (7) 执行“MOV PCL, A”指令可从“A”寄存器加载一个地址到 PC 的低 8 位，PC 的第九位及以上各位保持不变。
- (8) 任何（除“ADD PCL, A”指令外）向 PCL 写入值的指令（例如：“MOV PCL, A”，“BTC PCL, 1”）都会使 PC 的第九位、第十位保持不变。
- (9) 除了“TBRD R”外，其它任何指令都是单指令周期。
- (10) 堆栈的工作犹如循环缓冲器，也就是说，压栈 8 次之后，第 9 次压栈时进栈的数据将覆盖第 1 次进栈的数据，而第 10 次压栈时进栈的数据将覆盖第 2 次进栈的数据，依此类推。

3.1.4 R183/STATUS(状态标志寄存器)

0X183	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
STATUS	RST	GIE	GPO	T	P	Z	DC	C
读/写	R	R	R/W	R	R	R/W	R/W	R/W
复位值	0	0	0	1	1	X	X	X

Bit<7>:RST-复位或唤醒标志位

0:其它复位类型

1:由引脚状态改变唤醒

Bit<6>:GIE-中断使能标志位

0:由指令或硬件禁止中断

1:由指令使能中断

Bit<5>:GPO-通用寄存器位

Bit<4>:T-时间溢出位

0:WDT 溢出

1:执行“SLEEP”和“CWDT”指令或低压复位

Bit<3>:P-掉电标志位



0: 执行“SLEEP”指令

1: 上电复位或执行“CWDT”指令

影响 T/P 的事件如下表所示:

类型	RST	T	P
上电复位	0	1	1
工作模式下外部 RESET	0	保持	保持
工作模式下 WDT 溢出	0	0	保持
WDT 复位唤醒	0	0	0
端口状态变化唤醒	1	1	0
执行 CWDT 指令	保持	1	1
执行 SLEEP 指令	保持	1	0

Bit<2>: Z-零标志位算术或逻辑操作结果为零时置为“1”

0: 当算术或者逻辑运算结果不为 0

1: 当算术或者逻辑运算结果为 0

Bit<1>: DC-辅助进位标志

0: 执行加法运算时, 低四位没有进位产生; /执行减法运算时, 低四位产生借位

1: 执行加法运算时, 低四位有进位产生; /执行减法运算时, 低四位没产生借位

Bit<0>: C-进位标志

0: 执行加法运算时, 高四位没有进位产生; /执行减法运算时, 高四位产生借位

1: 执行加法运算时, 高四位有进位产生; /执行减法运算时, 高四位没产生借位

3.1.5 R184/TC0CON (TC0 控制寄存器)

0X184	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC0CON	TCOEN	TCOCS<1:0>		TE	TCOPTEN	TCOPSR<2:0>		
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	1	1	1	1

Bit<7>: TCOEN-TC0 使能控制位

0: 禁止

1: 使能

Bit<6:5>: TCOCS<1:0>-TC0 时钟选择位

00: 指令周期时钟

01: 外部输入信号

10: 系统时钟

11: 内部低速时钟



Bit<4>:TE-TC0 信号边沿选择位

0:TC0 引脚信号发生由低到高变化加 1

1:TC0 引脚信号发生由高到低变化加 1

Bit<3>:TCOPTEN-TC0 预分频器使能位

0:禁止

1:使能

Bit<2:0>:TCOPSR<2:0>-TC0 预分频选择控制位

TCOPSR<2>	TCOPSR<1>	TCOPSR<0>	TC0 分频系数
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

3.1.6 R185/TC0C (TC0 计数寄存器)

0X185	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC0C	TC0C<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

TC0 是一个 8Bit 上行计数器，时钟源可选内部时钟/外部时钟，计数溢出可形成中断，TC0C 寄存器可读可写。

TC0 可由 P62 引脚上的信号边沿触发/指令周期时钟/系统时钟/内部低速时钟产生加 1 操作。当 TC0C 寄存器被赋值时，预分频器的值会被清 0。

3.1.7 R186/TBRDH (查表指针高 3 位寄存器)

0X186	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TBRDH	-	-	-	-	-	RBIT<10:8>		
读/写	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0



3.1.8 R187/TBRDL (查表指针低 8 位寄存器)

0X187	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TBRDL	RBIT<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

3.1.9 R188/CPUCON (CPU 模式控制寄存器)

0X188	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CPUCON	WDTWE	INTWE	ADCWE	TC1WE	TCOWE	STPHX	CLKMD	IDLE
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>:WDTWE-WDT 唤醒使能位

1:WDT 唤醒使能, 可唤醒空闲模式

0:WDT 唤醒禁止

Bit<6>:INTWE-INT 唤醒使能位

1:INT 唤醒使能, 可唤醒空闲模式

0:INT 唤醒禁止

Bit<5>:ADCWE-ADC 唤醒使能位

1:ADC 唤醒使能, 可唤醒空闲模式

0:ADC 唤醒禁止

Bit<4>:TC1WE-PWM 唤醒使能位

1:TC1 唤醒使能, 可唤醒空闲模式

0:TC1 唤醒禁止

Bit<3>:TCOWE-TC0 唤醒使能位

1:TC0 唤醒使能, 可唤醒空闲模式

0:TC0 唤醒禁止

Bit<2>:STPHX-高速时钟控制位

1:停止高速时钟

0:高速时钟正常工作

Bit<1>:CLKMD-系统时钟控制位

1:系统时钟使用低速振荡器(ILRC)时钟

0:系统时钟使用高速振荡器(IHRC)时钟



系统从高速模式进入低速模式时 先设置 CLKMD=1, 后设置 STPHX=1;

系统从低速模式进入高速模式时 先设置 STPHX=0, 后设置 CLKMD=0。

Bit<0>: IDLE-空闲模式使能位

1: 系统执行 SLEEP 指令时进入空闲模式, 系统时钟正常工作

TCO 和 PWM 在空闲模式下如果选择系统时钟可继续工作, 并可唤醒系统。

0: 系统执行 SLEEP 指令时进入睡眠模式

3.1.10 R189/IHRCCAL (IHRC 频率微调寄存器)

0X189	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IHRCCAL	IHRCCAL<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X

IHRC 高速振荡器频率微调

3.1.11 R18B/P6 (P6 数据寄存器)

0X18B	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6	P6<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

P6 端口数据控制

3.1.12 R18E/P6CON (P6 控制寄存器)

0X18E	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6CON	P6CON<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

P6 端口输入输出控制位:

0: 输出

1: 输入



3.1.13 R191/P6PH(P6 上拉控制寄存器)

0X191	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6PH	P6PH<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

P6 端口上拉控制位:

0: 使能

1: 禁止

3.1.14 R194/P6PD(P6 下拉控制寄存器)

0X194	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6PD	P6PD<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

P6 端口下拉控制位:

0: 使能

1: 禁止

3.1.15 R19A/P6HSD(P6 强弱驱动控制寄存器)

0X19A	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6HSD	P60HS<1:0>		P6WD<7>	P6WD<6>	P6WD<5>	P6WD<4>	P6WD<2>	P6WD<1>
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:6>:P60HS<1:0>-P60 灌电流驱动能力选择位 (VoL=GND+0.6V)

00: 20mA

01: 40mA

10: 80mA

11: 120mA

Bit<5>:P6WD<7>-P67 弱驱动使能位

0: 禁止

1: 使能



Bit<4>:P6WD<6>-P66 弱驱动使能位

0:禁止

1:使能

Bit<3>:P6WD<5>-P65 弱驱动使能位

0:禁止

1:使能

Bit<2>:P6WD<4>-P64 弱驱动使能位

0:禁止

1:使能

Bit<1>:P6WD<2>-P62 弱驱动使能位

0:禁止

1:使能

Bit<0>:P6WD<1>-P61 弱驱动使能位

0:禁止

1:使能

3.1.16 R19D/P6IWE (P6 输入变化中断、唤醒使能寄存器)

0X19D	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6IWE	P6IWE<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

P6 端口输入变化中断、唤醒控制位:

0:禁止

1:使能

3.1.17 R1A1/P6ADE (P6 AD 采样口使能寄存器)

0X1A1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P6ADE	P6ADE<7:4>				-	P6ADE<2:0>		
读/写	R/W	R/W	R/W	R/W	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

P6 端口 ADC 通道选择控制位:

0:端口设置为 GPIO



1: 端口设置为模拟输入口

3.1.18 R1A4/ADATL (ADC 数据低 8 位寄存器)

0X1A4	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADATL	ADAT<7:0>							
读/写	R	R	R	R	R	R	R	R
复位值	X	X	X	X	X	X	X	X

Bit<7:0>: ADAT<7:0>-AD 转换结果低 8 位

3.1.19 R1A5/ADIS (ADC 通道选择及 ADC 数据高 4 位寄存器)

0X1A5	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADIS	-	ADIS<2:0>			ADAT<11:8>			
读/写	R	R/W	R/W	R/W	R	R	R	R
复位值	0	0	0	0	X	X	X	X

Bit<7:4>: ADIS<2:0>-AD 输入口选择

ADIS<2>	ADIS<1>	ADIS<0>	通道选择
0	0	0	AD0/P60
0	0	1	AD1/P61
0	1	0	AD2/P62
0	1	1	AD3/P64
1	0	0	AD4/P65
1	0	1	AD5/P66
1	1	0	AD6/P67
1	1	1	AD7/内置基准电压

注:

1. 端口作为模拟输入口将禁止其他 IO 口功能包括输入、输出、上拉、下拉及其他复用功能。
2. AD 采样通道选择内置基准电压时，参考电压默认为 VDD。
3. OPTION 配置选择【IRC 振荡器选择 VDD 电压】，ADC 模块使用以 VDD 为基准采集通道电压时，通道只能选择内置基准电压 (1.5V/2V/3V/4V)

Bit<3:0>: ADAT<11:8>-AD 转换结果高 4 位



3.1.20 R1A6/ADCON0 (ADC 控制寄存器 0)

0X1A6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADCON0	ADPSR<1:0>		SHS<1:0>		-	INVREF	VREF<1:0>	
读/写	R/W	R/W	R/W	R/W	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:6>:ADPSR<1:0>-ADC 时钟分频选择

ADPSR<1>	ADPSR<0>	ADC 时钟
0	0	Fosc/16
0	1	Fosc/4
1	0	Fosc/64
1	1	Fosc/1

注:Fosc 为系统时钟频率，通过配置 CPUCON 寄存器可选择为 IHRC 或 ILRC 频率。

Bit<5:4>:SHS<1:0>

SHS<1>	SHS<0>	ADC 采样保持时间
0	0	ADC 采样保持时间 2TAD
0	1	ADC 采样保持时间 4TAD
1	0	ADC 采样保持时间 8TAD
1	1	ADC 采样保持时间 12TAD

Bit<3>:未使用

Bit<2>:INVREF-ADC 内部采样基准

1:使能

0:禁止

注:使能 ADC 功能时必须使能 INVREF

Bit<1:0>:VREF<1:0>-内部基准电压选择

VREF<1>	VREF<0>	内部基准电压
0	0	1.5V
0	1	2V
1	0	3V
1	1	4V

3.1.21 R1A7/ADCON1 (ADC 控制寄存器 1)

0X1A7	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADCON1	ADRUN	ADEN	-	-	-	-	-	-
读/写	R/W	R/W	R	R	R	R	R	R



复位值	0	0	0	0	0	0	0	0
-----	---	---	---	---	---	---	---	---

Bit<7>: ADRUN

- 1: ADC 开始采样
- 0: ADC 无采样或采样结束

Bit<6>: ADEN

- 1: ADC 使能
- 0: ADC 禁止 (睡眠模式下关闭 ADC, 否则有功耗)

Bit<5:0>: 未使用

3.1.22 R1AF/WDTCON (WDT、外部中断控制寄存器)

0X1AF	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
WDTCON	WDTE	INTEG<1:0>		WDTS<1:0>		WOVS<2:0>		
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	0	0	0	1	1

Bit<7>: WDTE-WDT 使能控制

- 1: 使能
- 0: 禁止

注意: 看门狗使能需 WDTE 使能且 OPTION 选项【看门狗】选择【使能】。

Bit<6:5>: INTEG<1:0>-P63 外部中断触发沿选择位

- 00: 禁止 (P63 INT 通道屏蔽, P63 作为 GPIO)
- 01: 下降沿触发
- 10: 上升沿触发
- 11: 上升/下降沿触发

Bit<4:3>: WDTS<1:0>-WDT 看门狗/定时器时钟选择

- 00: 用作看门狗
- 01: 用作定时器, 时钟选择 ILRC (溢出无系统复位产生)
- 10: 用作定时器, 时钟选择系统时钟 (溢出无系统复位产生)
- 11: 用作门控计数器, 时钟选择系统时钟, 门控使能信号选择外部中断 INT 信号 (溢出无系统复位产生) INT 上升沿来临时对 WDT 计数器清 0, INT 为高电平时 WDT 计数, INT 为低电平时停止计数发。

Bit<2:0>: WOVS<2:0>- WDT 计数溢出信号选择 (WDTn 的下降沿溢出)

WOVS<2>	WOVS<1>	WOVS<0>	溢出信号
0	0	0	WDT<8>
0	0	1	WDT<9>



0	1	0	WDT<10>
0	1	1	WDT<11>
1	0	0	WDT<12>
1	0	1	WDT<13>
1	1	0	WDT<14>
1	1	1	WDT<15>

注:WDTn 为下降沿溢出, 当选择 WDT<8>时实际为 WDT<9>的上升沿产生溢出, 以此类推。

3.1.23 R1B0/TC1CON (TC1/PWM 控制寄存器)

0X1B0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC1CON	TC1EN	PWM3E	PWM2E	PWM1E	TC1PTEN	TC1PSR<2:0>		
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>:TC1EN-TC1 定时器使能位

0:禁止

1:使能

Bit<6>:PWM3E-PWM3 输出使能位

0:禁止

1:使能

Bit<5>:PWM2E-PWM2 输出使能位

0:禁止

1:使能

Bit<4>:PWM1E-PWM1 输出使能位

0:禁止

1:使能

Bit<3>:TC1PTEN-TC1PTEN 输出使能位

0:TC1 分频器禁止

1:TC1 分频器使能

Bit<2:0>:TC1PSR<2:0>-TC1 时钟分频器选择 (时钟源为系统时钟)

TC1PSR<2>	TC1PSR<1>	TC1PSR<0>	TC1 分频比
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32



1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

3.1.24 R1B1/TC1PRDL (TC1/PWM 周期低 8 位寄存器)

0X1B1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC1PRDL	TC1PRD<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

TC1 (PWM1、PWM2、PWM3) 周期低 8 位

3.1.25 R1B2/PWM1DTL (PWM1 占空比低 8 位寄存器)

0X1B2	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM1DTL	PWM1DT<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PWM1 占空比低 8 位

3.1.26 R1B3/PWM2DTL (PWM2 占空比低 8 位寄存器)

0X1B3	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM2DTL	PWM2DT<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PWM2 占空比低 8 位

3.1.27 R1B4/PWM3DTL (PWM3 占空比低 8 位寄存器)

0X1B4	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM3DTL	PWM3DT<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PWM3 占空比低 8 位



3.1.28 R1B5/TC1PRDTH(TC1/PWM 周期高 4 位及 PWM1 占空比高 4 位寄存器)

0X1B5	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TC1PRDTH	PWM1DT<11:8>				TC1PRD<11:8>			
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

TC1/PWM 周期高 4 位及 PWM1 占空比高 4 位

3.1.29 R1B6/PWM23DTH(PWM2、PWM3 占空比高 4 位寄存器)

0X1B6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM23DTH	PWM3DT<11:8>				PWM2DT<11:8>			
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

PWM2、PWM3 占空比高 4 位

3.1.30 R1BE/WDTCH(WDT 计数高 8 位寄存器)

0X1BE	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
WDTCH	WDTC<15:8>							
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

看门狗计数器高 8 位

3.1.31 R1BF/WDTCL(WDT 计数低 8 位寄存器)

0X1BF	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
WDTCL	WDTC<7:0>							
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

看门狗计数器低 8 位



3.1.32 R1C6/PWMIS (PWM 端口映射控制寄存器)

0X1C6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWMIS	LRCEN	-	PWMMD	IPWME	IPWMS	PWM3S	PWM2S	PWM1S
读/写	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>:LRCEN-低速振荡器使能位

0:禁止

1:使能

Bit<6>:未使用

Bit<5>:PWMMD-PWM 模式选择位

0:8 位模式(8 位模式下占空比及周期高位寄存器作为 16bit 捕获低电平脉冲计数器, P63 下降沿来临时对计数器清 0, P63 为低电平时计数, P63 为高电平时停止计数, 需使能 WDT 控制寄存器 Bit<6:5>=11 以使能 P63 端口捕获功能)

1:12 位模式

Bit<4>:IPWME-PWM 死区互补使能位

0:禁止

1:使能

Bit<3>:IPWMS-IPWM 输出通道选择

0:选择 PWM2 口输出

1:选择 PWM3 口输出

Bit<2>:PWM3S-PWM3 端口映射选择

0:选择 P60 口输出

1:选择 P65 口输出

Bit<1>:PWM2S-PWM2 端口映射选择

0:选择 P61 口输出

1:选择 P64 口输出

Bit<0>:PWM1S-PWM1 端口映射选择

0:选择 P62 口输出

1:选择 P67 口输出



3.1.33 R1D6/INTE (中断使能寄存器)

0X1D6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTE	-	-	ADIE	WDTIE	INTIE	ICIE	TC1IE	TC0IE
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:6>:未使用

Bit<5>:ADIE - AD 中断使能位

0:禁止

1:使能

Bit<4>:WDTIE - WDT 中断使能位

0:禁止

1:使能

Bit<3>:INTIE - INT 中断使能位

0:禁止

1:使能

Bit<2>:ICIE - IC 中断使能位

0:禁止

1:使能

Bit<1>:TC1IE - TC1 中断使能位

0:禁止

1:使能

Bit<0>:TC0IE - TC0 中断使能位

0:禁止

1:使能

3.1.34 R1DA/INTF (中断标志寄存器)

0X1DA	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTF	-	-	ADIF	WDTIF	INTIF	ICIF	TC1IF	TC0IF
读/写	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:6>:未使用

Bit<5>:ADIF - ADC 中断标志位



0: 未触发中断

1: 触发中断

Bit<4>: WDTIF - WDTIF 中断标志位

0: 未触发中断

1: 触发中断

Bit<3>: INTIF - INT 中断标志位

0: 未触发中断

1: 触发中断

Bit<2>: ICIF - ICIF 中断标志位

0: 未触发中断

1: 触发中断

Bit<1>: TC1IF - TC1IF 中断标志位

0: 未触发中断

1: 触发中断

Bit<0>: TC0IF - TC0 中断标志位

0: 未触发中断

1: 触发中断

注意：清除中断标志位时，必须使用 MOV R, A 操作，不能使用 BTC 和 AND R, A 指令操作。

3.1.35 R1FF/IAR (间接寻址寄存器)

0X1FF	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IAR	IAR<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	X	X	X	X	X	X	X	X

间接寻址寄存器并不是一个实际存在的寄存器，它的主要功能是作为间接寻址的指针。任何以 R1FF 作为指针的指令，实际对应的地址是 R180 (RAM 选择寄存器) RSR<7:0>所指向的数据。

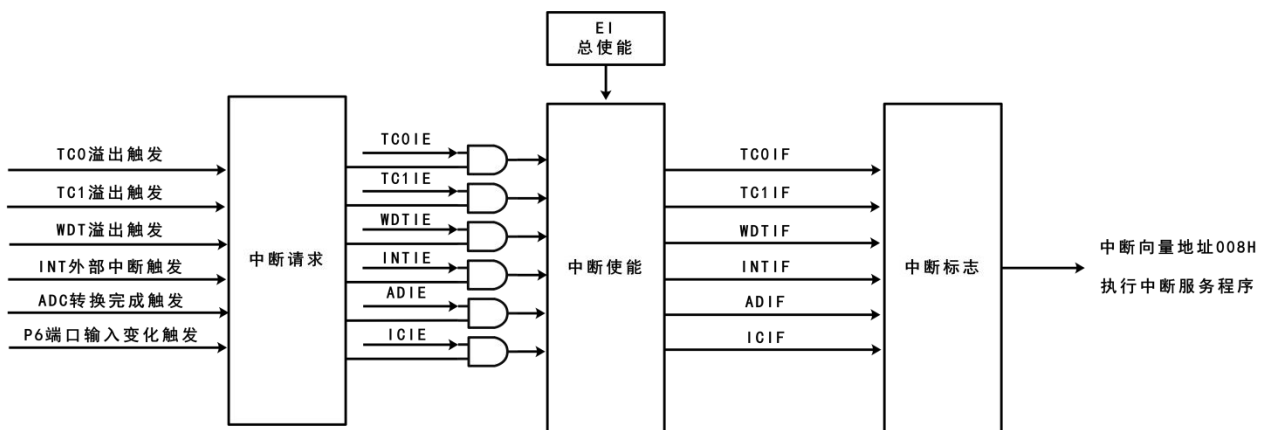


3.2 中断

JZ8P2610 具有 6 个中断源，无论是使用其中那一个中断，都必须使能总中断，即“EI”指令。中断向量地址固定为 008H。下面分别是每个中断的特性：

中断源	使能条件	中断标志
TC0 溢出中断	EI + TCOIE=1	TCOIF
TC1 溢出中断	EI + TC1IE=1	TC1IF
INT 外部中断	EI + INTIE=1	INTIF
ADC 转换完成中断	EI + ADIE=1	ADIF
P6 端口输入变化中断	EI + ICIE=1	ICIF
WDT 溢出中断	EI + WDTIE=1	WDTIF

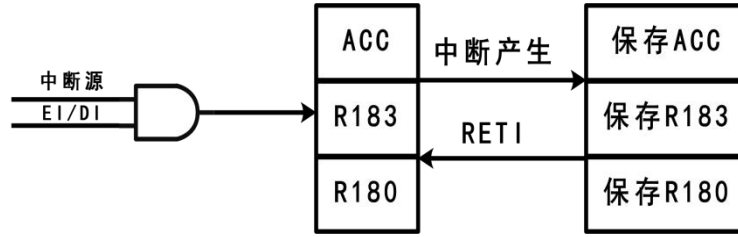
R1DA 为中断标志寄存器，它们记录了当某个中断产生中断请求后的中断标志位。R1D6 为中断使能寄存器，中断的允许与禁止在这两个寄存器中设置。总中断的允许是通过下“EI”指令，相反，总中断的禁止是通过下“DI”指令。当一个中断产生时，它的下一条指令的执行将从中断向量地址 008H 处执行。在离开中断服务程序之前相应的中断标志位必须清零，这样才能避免中断的误动作。



中断原理示意图

3.2.1 中断现场保护

在响应中断过程中，硬件自带中断保护功能，将 ACC、R183、R180 的内容保存起来，直到离开中断服务程序时，将被保存的值再重新载入 ACC、R183、R180，如此是为了避免在执行中断子程序时，有指令将 ACC、R183、R180 的值改变，导致返回主程序时发生错误。如下图所示：



中断现场保护示意图



3.3 复位

3.3.1 复位功能概述

JZ8P2610 系统提供 4 种复位方式：

- POR 上电复位
- RST 脚输入低电平复位
- WDT 看门狗溢出复位
- LVR 低电压复位

以上任意一种复位发生时，所有的系统寄存器初始化到复位值，程序停止运行，同时程序计数器 PC 清零。复位结束后，系统从向量 0000H 处重新开始运行。

任何一种复位情况都需要一定的响应时间，系统复位机制能够保证 MCU 的可靠复位。不同类型的振荡器，完成复位所需要的时间也不同。因此，VDD 的上升速度和不同振荡器的起振时间都是不固定的。RC 振荡器的起振时间最短，晶体振荡器的起振时间则较长。在用户终端使用的过程中，应注意考虑应用场景对上电复位时间的要求。

3.3.2 POR 上电复位

上电复位与 LVR 操作密切相关。系统上电的过程呈逐渐上升的曲线形式，需要一定时间才能达到正常电平值。

- 上电：系统检测到电源电压上升并等待其稳定；
- 系统初始化：所有的系统寄存器被置为初始值；
- 振荡器开始工作：振荡器开始提供系统时钟；
- 执行程序：上电结束，程序开始运行；

上电复位时间由 OPTION 中的【复位时间】选择决定，如下表所示：

PWRT	复位建立时间
PWRT	4.5ms
PWRT	18ms
PWRT	72ms
PWRT	288ms
PWRT	140us



3.3.3 WDT 看门狗复位

看门狗复位是系统的一种保护设置。在正常状态下，由程序将看门狗定时器清零。若出错，系统处于未知状态，看门狗定时器溢出，此时系统复位。看门狗复位后，系统重启进入正常状态。

- 看门狗定时器状态:系统检测看门狗定时器是否溢出，若溢出，则系统复位；
- 系统初始化:所有的系统寄存器被置为初始化默认值；
- 振荡器开始工作:振荡器开始提供系统时钟；
- 执行程序:上电结束，程序开始运行；

看门狗唤醒的说明:

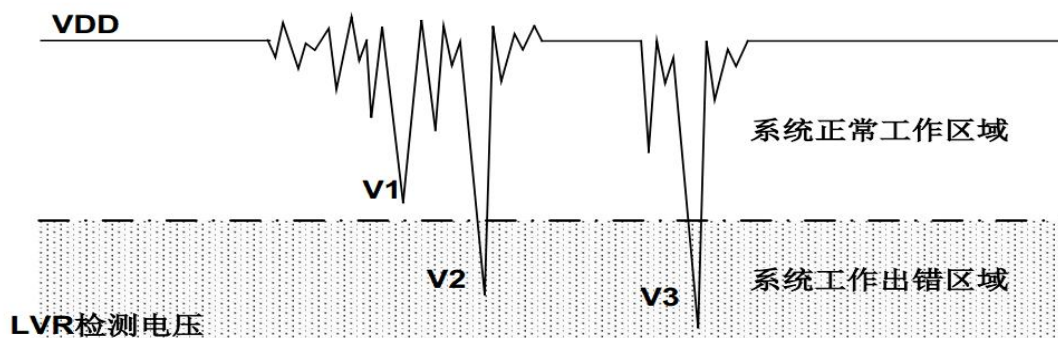
看门狗复位在空闲模式和睡眠模式下都可以复位，系统复位后从地址 0X00 开始执行程序，用户可以判断 R183 (STATUS) 寄存器 Bit4 的时间溢出位，如果为 WDT 溢出则可以判断为是看门狗复位，执行对应的唤醒子程序。注意，看门狗唤醒实质为看门狗复位的特殊应用。

看门狗定时器应用注意事项:

- ◆ 对看门狗清零之前，检查 I/O 口的状态和 RAM 可增强程序的可靠性；
- ◆ 不能在中断中对看门狗清零，否则无法侦测到主程序跑飞的状况；
- ◆ 程序中应该只在主程序中有一次清看门狗的动作，这种架构能够最大限度的发挥看门狗的保护功能。

3.3.4 LVR 低电压复位

掉电复位针对外部因素引起的系统电压跌落情形（例如，干扰或外部负载的变化），掉电可能会引起系统工作状态不正常或程序执行错误。





电压跌落可能会进入系统死区。系统死区意味着电源不能满足系统的最小工作电压要求。上图是一个典型的掉电复位示意图。图中，VDD 受到严重的干扰，电压值降的非常低。虚线以上区域系统正常工作，在虚线以下的区域内，系统进入未知的工作状态，这个区域称作死区。当 VDD 跌至 V_1 时，系统仍处于正常状态；当 VDD 跌至 V_2 和 V_3 时，系统进入死区，则容易导致出错。以下情况系统可能进入死区：

DC 运用中：

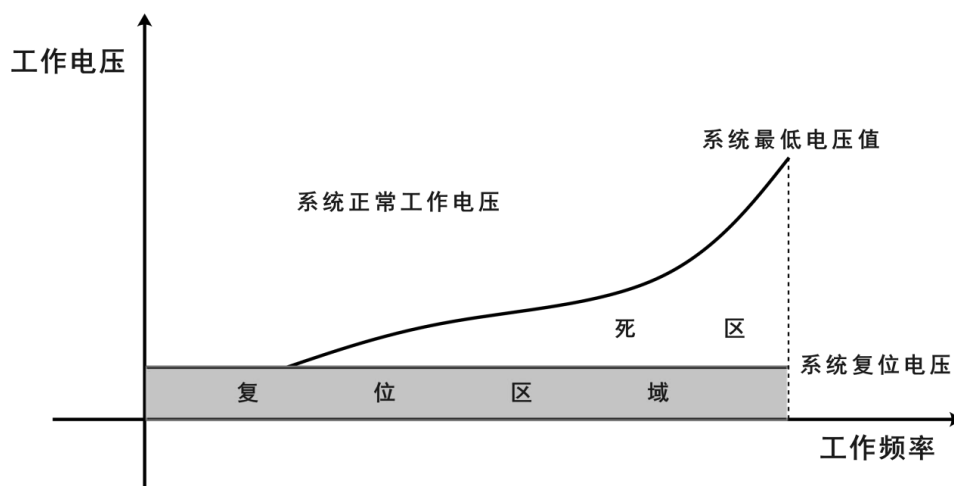
DC 运用中一般都采用电池供电，当电池电压过低或单片机驱动负载时，系统电压可能跌落并进入死区。这时，电源不会进一步下降到 LVR 检测电压，因此系统维持在死区。

AC 运用中：

系统采用 AC 供电时，DC 电压值受 AC 电源中的噪声影响。当外部负载过高，如驱动马达时，负载动作产生的干扰也影响到 DC 电源。VDD 若由于受到干扰而跌落至最低工作电压以下时，则系统将有可能进入不稳定工作状态。在 AC 运用中，系统上、下电时间都较长。其中，上电时序保护使得系统正常上电，但下电过程却和 DC 运用中情形类似，AC 电源关断后，VDD 电压在缓慢下降的过程中易进入死区。

3.3.5 工作频率与 LVR 低压检测关系

为了改善系统掉电复位的性能，首先必须明确系统具有的最低工作电压值。系统最低工作电压与系统执行速度有关，不同的执行速度下最低工作电压值也不同。





如上图所示，系统正常工作电压区域一般高于系统复位电压，同时复位电压由低电压检测（LVR）电平决定。当系统执行速度提高时，系统最低工作电压也相应提高，但由于系统复位电压是固定的，因此在系统最低工作电压与系统复位电压之间就会出现一个电压区域，系统不能正常工作，也不会复位，这个区域即为死区。

为避免出现死区电压，在选择工作频率的时候，要选择相应的 LVR 复位电压点。如下表：

IRC 频率	振荡器倍频	Clocks 分频	LVR 复位电压点
IRC-8MHz	倍频	2 Clocks	LVR=3.9V
IRC-8MHz	不倍频	2 Clocks	LVR=2.4V
IRC-1MHz	倍频	2 Clocks	LVR=1.8V
IRC-1MHz	不倍频	2 Clocks	LVR=1.8V

注：1、工作频率=指令周期频率=IRC 频率+ Clocks 分频；2、此工作频率和 LVR 复位电压点的对应值，只是推荐值，用户在使用过程中，根据用于的具体应用场合可以适当的调整复位电压点。



3.4 工作模式

JZ8P2610 可以在 4 种工作模式下以不同的时钟频率工作，这些模式可以控制振荡器的工作、程序的执行以及模拟电路的功能损耗。

- 高速模式:系统时钟选择内部高速时钟，低速时钟正常工作；
- 低速模式:系统时钟选择内部低速时钟，高速时钟暂停工作；
- 空闲模式:系统时钟正常工作，系统其他部分进入睡眠（TC0、TC1、WDT 选择系统时钟可继续工作并可唤醒系统），还可通过 P6IWE，INTWE，ADCWE 唤醒；
- 睡眠模式:所有功能暂停工作，系统进入睡眠，可通过TC0（P62输入时钟），P6IWE，INTWE 唤醒；

功能模块	高速模式	低速模式	空闲模式	睡眠模式
IHRC	运行	停止	运行	停止
ILRC	运行	运行	运行	停止
CPU 指令	执行	执行	停止	停止
TC0	可工作	可工作	可工作	可工作（P62 输入时钟）
TC1	可工作	可工作	可工作	停止
中断	全部有效	全部有效	全部有效 (TC0, TC1, WDT 选系统时钟)	TC0IE, IC1E, INT1E
唤醒功能	-	-	P6IWE, INTWE, ADCWE (TC0, TC1, WDT 选系统时钟)	TC0WE, P6IWE, INTWE
看门狗	WDT 选项控制	WDT 选项控制	WDT 选项控制	WDT 选项控制

3.4.1 高速模式

高速模式是系统高速时钟工作模式，系统时钟源由高速 RC 振荡器提供。程序被执行。上电复位或任何一种复位触发后，系统进入高速模式执行程序。高速模式下，高速振荡器正常工作，功耗最大。

- ◆ 程序被执行，所有的功能都可控制；
- ◆ 系统速率为高速；
- ◆ 高速振荡器和内部低速振荡器都正常工作；
- ◆ 高速模式可以切换到低速模式；
- ◆ 从高速模式进入到睡眠模式，唤醒后返回到高速模式；



- ◆ 从高速模式进入到空闲模式，唤醒后返回到高速模式；

3.4.2 低速模式

低速模式为系统低速时钟工作模式。系统时钟源由低速 RC 振荡器提供。低速模式由 CPU 模式控制寄存器的 CLKMD 位控制。当 CLKMD=0 时，系统为高速模式；当 CLKMD=1 时，系统进入低速模式。进入低速模式后，系统不能自动禁止高速 RC 振荡器，必须通过 SPTHX=1 来禁止以减少功耗。

- ◆ 程序被执行，所有的功能都可控制；
- ◆ 系统速率为低速；
- ◆ 内部低速振荡器正常工作，高速振荡器停止工作。
- ◆ 低速模式可以切换到高速模式；
- ◆ 从低速模式进入到睡眠模式，唤醒后返回到低速模式；
- ◆ 从低速模式进入到空闲模式，唤醒后返回到低速模式；

3.4.3 空闲模式

空闲模式是另外一种理想状态。在睡眠模式下，所有的功能和硬件设备都被禁止，但在空闲模式下，系统时钟保持工作，空闲模式下的功耗大于睡眠模式下的功耗。空闲模式下，不执行程序，但具有唤醒功能的 TC0, TC1, WDT, P6IWE, INTWE, ADCWE 仍正常工作，定时器 TC0, TC1, WDT 的时钟源为仍在工作的系统时钟。由系统时钟及状态控制寄存器的 IDLE 位决定是否进入空闲模式，当 IDLE=1，执行 SLEEP 后进入空闲模式。

- ◆ 程序停止执行，所有的功能被禁止；
- ◆ 具有唤醒功能的模块正常工作；
- ◆ 系统时钟正常工作；
- ◆ 由高速模式进入到空闲模式，被唤醒后返回到高速模式；
- ◆ 由低速模式进入到空闲模式，被唤醒后返回到低速模式；
- ◆ 空闲模式下的唤醒方式为 TC0, TC1, WDT, P6IWE, INTWE, ADCWE；
- ◆ 空闲模式下 TC0、TC1, WDT 功能仍然有效；



3.4.4 睡眠模式

睡眠模式是系统的理想状态,不执行程序,振荡器也停止工作。整个芯片的功耗低于 1 μ A。睡眠模式可以由 TC0 (P62 输入时钟), P6IWE, INTWE 唤醒。从高速模式或者低速模式进入睡眠模式,被唤醒后将返回到对应模式。由系统时钟及状态控制寄存器的 IDLE 位控制是否进入睡眠模式,当 IDLE=0, 执行 SLEEP 后进入睡眠模式。

- ◆ 程序停止执行,所有的功能被禁止;
- ◆ 所有的振荡器,包括外部高速振荡器、内部高速振荡器和内部低速振荡器都停止工作;
- ◆ 功耗低于 1 μ A;
- ◆ 由高速模式进入到睡眠模式,被唤醒后返回到高速模式;
- ◆ 由低速模式进入到睡眠模式,被唤醒后返回到低速模式;
- ◆ 睡眠模式下的唤醒方式为 TC0 (P62 输入时钟), P6IWE, INTWE;



3.5 系统时钟

JZ8P2610 内部集成了 2 种振荡器，高速 RC 振荡器 IHRC 和低速 RC 振荡器 ILRC，可以通过 R188/CPUCON 寄存器实现系统时钟切换高低速振荡器。

3.5.1 内部 RC 振荡器

JZ8P2610 提供内部 IHRC 频率可配置功能，频率默认值为 8MHz。

内部 IHRC 振荡器包含 1M/2M/4M/8M Hz 四种频率值。通过设置 OPTION 的配置位，可选择 IHRC 工作频率，下面是它们的对应关系：

RCM	IRC 频率
1M	IHRC 频率选为 1MHz
2M	IHRC 频率选为 2MHz
4M	IHRC 频率选为 4MHz
8M	IHRC 频率选为 8MHz

JZ8P2610 提供了多种分频选择，可以在 OPTION 中选择，适用于更多的场合。如下表：

Clocks	Clocks 分频
2clock	分频为 2clock
4clock	分频为 4clock
8clock	分频为 8clock
16clock	分频为 16clock
32clock	分频为 32clock



3.6 I/O 端口

JZ8P2610 有 1 组双向 I/O 端口，共 8 个输入，8 个输出(P63 无高驱)。

8 个可编程上拉 I/O 引脚:P60~P67;

8 个可编程下拉 I/O 引脚:P60~P67;

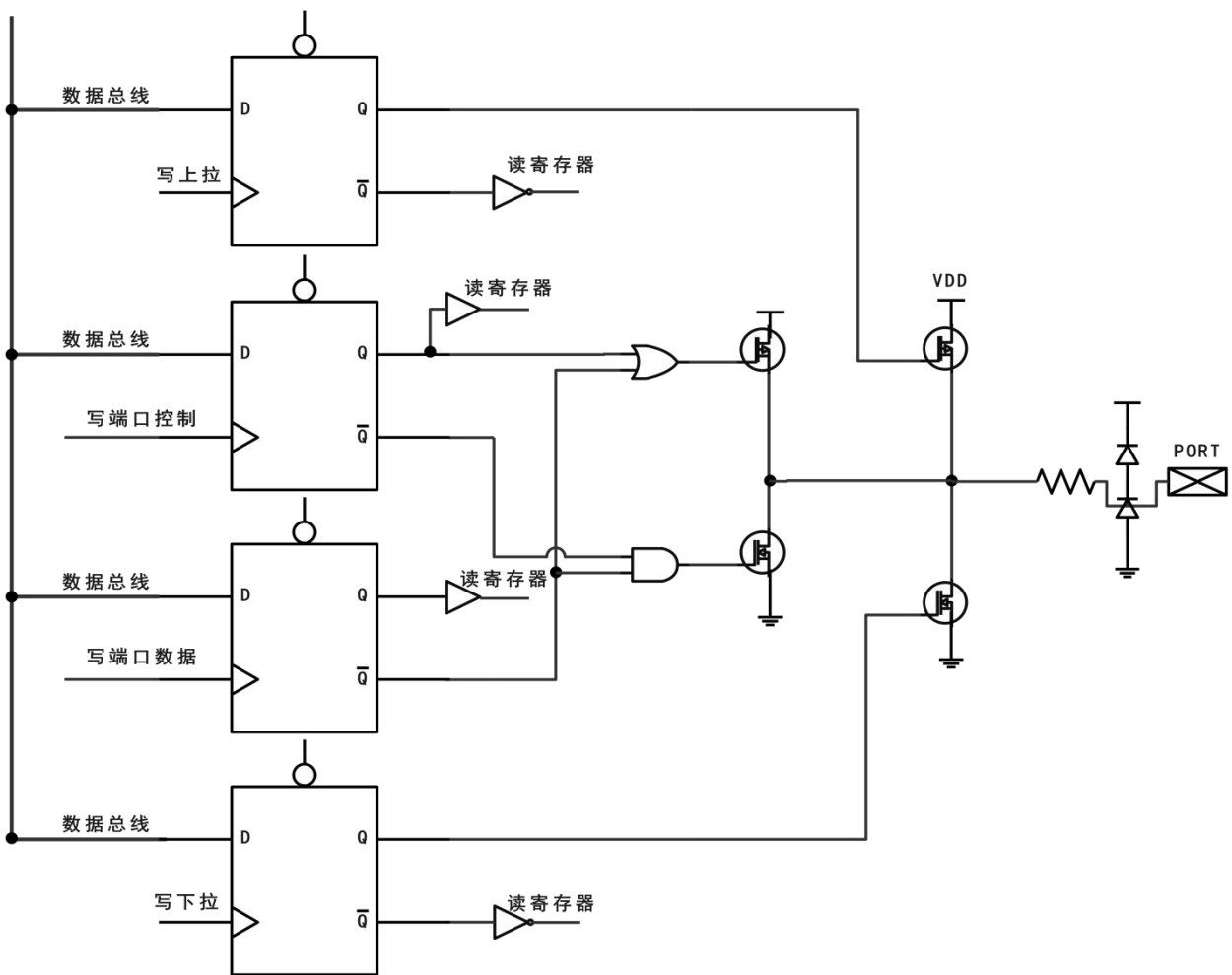
8 个可编程唤醒 I/O 引脚:P60~P67;

1 个可寄存器选择四级低驱动增强 I/O 引脚:P60;

6 个可编程弱驱动 I/O 引脚:P61、P62、P64、P65、P66、P67;

3.6.1 GPIO 内部结构图

以下内部结构图仅供参考理解，并不代表实际电路。



I/O 控制寄存器/数据寄存器/上拉/下拉结构电路



3.6.2 端口输入变化唤醒

JZ8P2610 包含 8 个可编程端口输入变化唤醒 I/O:P60~P67。芯片执行“SLEEP”指令可以进入到睡眠模式或者空闲模式。此时，CPU 不执行指令。端口输入变化唤醒可以通过程序选择继续原有的进程（SLEEP 前执行 DI）或执行相应的跳转（SLEEP 前执行 EI），需打开相应的中断使能控制，端口输入变化唤醒后跳转到中断服务程序。

端口输入变化查询方式唤醒设置：

- 1、P6 端口输入变化唤醒口设为输入；
- 2、可以根据需要选择唤醒口的内部上拉或下拉；
- 3、使能 P6 输入变化中断、唤醒控制 P6IWE；
- 4、执行 DI 指令，不进入中断地址口；
- 5、执行“SLEEP”指令，IDLE=0 进入睡眠模式或者 IDLE=1 进入空闲模式；
- 6、唤醒后，执行 SLEEP 的下一条指令；

端口输入变化中断方式唤醒设置：

- 1、P6 端口输入变化唤醒口设为输入；
- 2、可以根据需要选择唤醒口的内部上拉或下拉；
- 3、使能 P6 输入变化中断、唤醒控制 P6IWE；
- 4、使能端口输入变化中断 ICIE；
- 5、执行“EI”指令，等待进入中断地址口；
- 6、执行“SLEEP”指令，IDLE=0 进入睡眠模式或者 IDLE=1 进入空闲模式；
- 7、唤醒后会进入中断地址口，退出中断后，执行 SLEEP 下一条指令；

3.6.3 端口特性参数

JZ8P2610 端口的施密特特性，表格如下（仅作参考）：

端口	SMT	
P60~P62	0.25*VDD	0.55*VDD
P63 (INV)	0.52*VDD	0.52*VDD
P64~P67	0.25*VDD	0.55*VDD

以上参数仅做参考，请以目标样机实测数据为准。



3.7 定时计数器

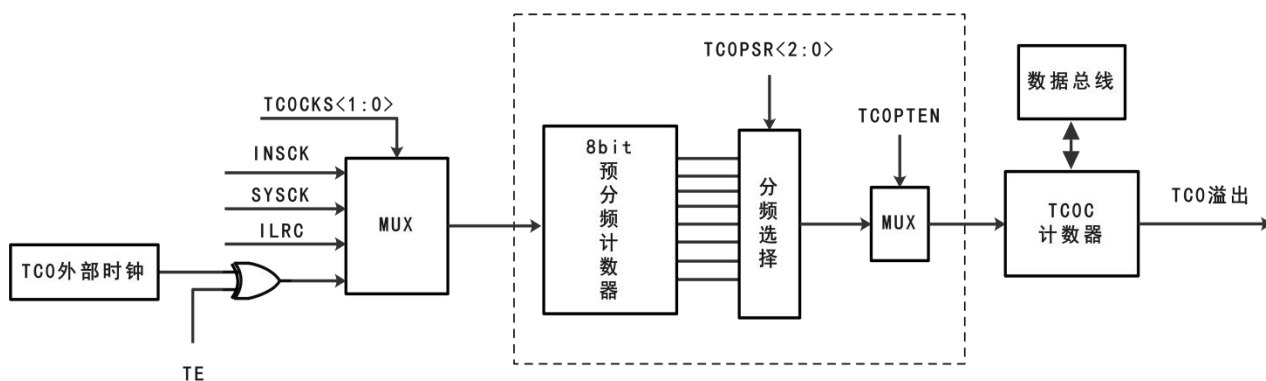
3.7.1 TC0 定时计数器

JZ8P2610提供一个8位定时计数器作为TC0的预分频器。由TC0CON寄存器的TCOPTEN位使能预分频器的分频，TCOPSR<2:0>三位决定预分频比。每次TCOC被写入一个值，预分频寄存器就被清零。

TC0 是一个 8Bit 上行计数器，只要有时钟就工作。时钟源既可以是内部指令周期时钟、内部低速时钟、系统时钟，也可以选择外部时钟（由 P62 引脚输入，触发沿可选），时钟到来计数器实现加 1。

TC0 计数溢出可以形成中断信号。

在 IDLE 模式下，TC0 中断可以唤醒电路，唤醒后可以选择进中断或者继续执行原程序，方法参考端口输入变化唤醒。在睡眠模式下，TC0 设置为 P62 外部输入时钟可以中断溢出并唤醒电路。



TC0 结构框图

3.7.1.1 TC0 定时设置说明

- 1、TCOC 寄存器赋初始值；
- 2、设置 TC0CON 寄存器（选择时钟源及预分频比，使能 TCOEN）；
- 3、作为计数器使用，需要在 TC0CON 寄存器选择 TC0 信号源为外部输入信号；
- 4、若需要执行中断功能，须设置 INTE 寄存器中的 TCOIE (Bit0) 为 1，并执行 EI 指令；
- 5、系统执行中断服务程序将自动保存 ACC、STATUS 及 RSR 数据，执行 RETI 指令后，数据自动恢复，退出中断前要清除 TC0 中断标志位；

3.7.1.2 TC0 定时计算说明

TC0 定时功能通过写值到 TCOC 寄存器，给定时器赋初始值，定时器从初始值位置开始累加，直至定时器溢出产生中断。



TC0 定时时间计算公式（选择内部系统时钟）：

$$\text{TC0 定时时间} = (1/F_{\text{osc}}) \times (\text{TC0 分频}) \times (256 - \text{TC0 初始值})$$

示例：

$F_{\text{osc}}=8 \text{ MHz}$ ，TC0 分频选择=8 分频，TC0 初始值=156；

$$\text{TC0 定时时间} = (1/8) \times (8) \times (256 - 156) = 100 \text{ us}$$

TC0 定时时间计算公式（选择外部输入时钟）：

$$\text{TC0 定时时间} = (1/\text{外部输入时钟}) \times (\text{TC0 分频}) \times (256 - \text{TC0 初始值})$$

示例：

外部输入时钟=1 MHz，TC0 分频选择=4 分频，TC0 初始值=156；

$$\text{TC0 定时时间} = (1/1) \times (4) \times (256 - 156) = 400 \text{ us}$$

3.7.1.3 TC0 空闲模式唤醒说明

在空闲模式下，系统指令停止执行，具有唤醒功能的模块和系统时钟正常工作，其它功能被禁止。

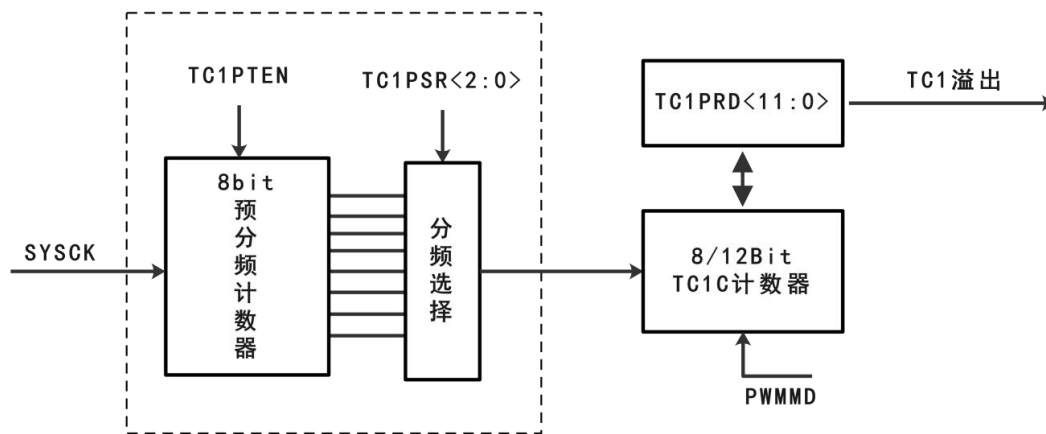
TC0 可以唤醒空闲模式，设置 R188/CPUCON 寄存器 Bit3 位 TC0WE 为 1，IDLE = 1 加上 SLEEP 指令系统进入空闲模式，TC0 定时器正常工作（选择系统时钟）。当 TC0 定时器溢出后，系统被唤醒。若使能 TC0IE 及 EI，则唤醒后进入中断，若执行 DI，则唤醒后执行下一条指令。

3.7.2 TC1 定时计数器

TC1 定时计数器提供一个 8 位预分频器，TC1CON 寄存器的 TC1PSR<2:0> 三位决定预分频比。在 TC1 模式下每次 TC1EN 使能，预分频寄存器就被清零。

TC1 是一个 12Bit 上行计数器（需使能 PWMMD，否则工作在 8Bit 模式）。TC1 定时器需使能 TC1EN 才能工作，时钟源是内部系统时钟，每个时钟周期到来，计数器实现加 1。TC1 计数值与 TC1PRD 设定值一致产生溢出，若使能 TC1IE 及 EI，系统跳转到对应的中断向量地址，执行中断服务程序。

在 IDLE 模式下，TC1 中断可以唤醒电路（时钟为系统时钟），唤醒后可以选择进中断或者继续执行原程序，方法参考端口输入变化唤醒。



TC1 结构框图

3.7.2.1 TC1 定时设置说明

- 1、给 TC1PRD<11:0>寄存器赋初始值；
- 2、设置 TC1CON 寄存器，按需配置预分频比；
- 3、使能 R1D6/INTE 寄存器的 TC1IE 打开中断使能，并执行 EI 指令；
- 4、使能 TC1EN，打开 TC1 定时器计数；

5、系统执行中断服务程序将自动保存 ACC、STATUS 及 RSR 数据，执行 RETI 指令后，数据自动恢复，退出中断前要清除 TC1 中断标志位；

3.7.2.3 TC1 定时计算说明

TC1 定时功能通过写值到 TC1PRD<11:0>，定时器从初始值 0x01 开始累加，直至定时器计数值与 TC1PRD<11:0>值匹配，则溢出执行中断服务程序。

TC1 定时时间计算公式（选择 12Bit 计数器模式）：

$$\text{TC1 定时时间} = (1/F_{\text{osc}}) \times (\text{TC1 分频}) \times (\text{TC1PRD} - 1)$$

示例：

$F_{\text{osc}}=8 \text{ MHz}$ ，TC1 分频选择=8 分频，TC1PRD 值=512；

$$\text{TC1 定时时间} = (1/8) \times (8) \times (512 - 1) = 511\mu\text{s}$$

3.7.2.4 TC1 空闲模式唤醒说明

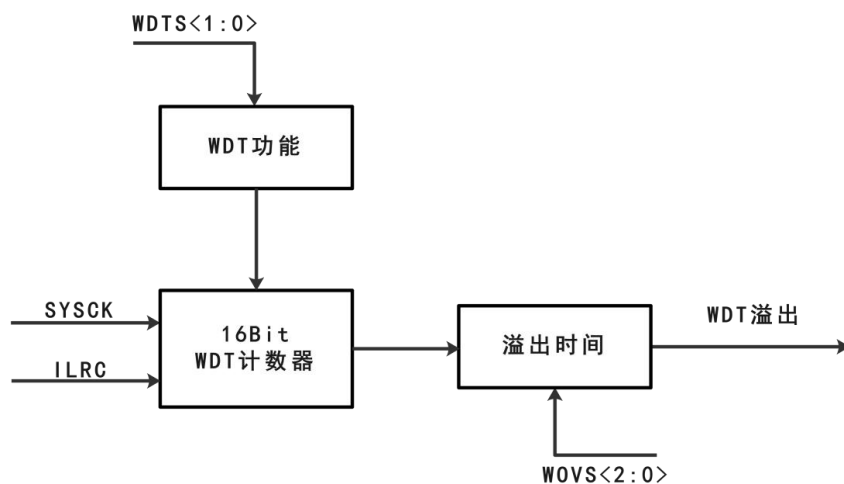
TC1 可以唤醒空闲模式，使能 R188/CPUCON 寄存器 Bit4 位 TC1WE。IDLE = 1 加上 SLEEP 指令系统进入空闲模式，TC1 定时器正常工作。当 TC1 定时器溢出后，系统被唤醒。若使能 TC1IE 及 EI，则唤醒后进入中断，若执行 DI，则唤醒后执行下一条指令。



3.7.3 WDT 定时计数器

WDT定时计数器是一个16Bit上行计数器。在定时器模式下每次WDTE使能，16Bit计数器就被清零，WDT计数值可通过WDTCH、WDTCL寄存器读取。WDT定时器需使能WDTE及OPTION中WDT，同时WDTS<1:0>选择WDT用作定时器才能工作，时钟源是内部ILRC/内部系统时钟，每个时钟周期到来，计数器实现加1。WDT定时溢出时间由WOVS<2:0>选择，计数器符合溢出条件则产生溢出，若使能WDTIE及EI，系统跳转到对应的中断向量地址，执行中断服务程序。

在 IDLE 模式下，WDTIE 中断可以唤醒电路（时钟选择系统时钟），唤醒后可以选择进中断或者继续执行原程序，方法参考端口状态变化唤醒。



WDT 结构框图

3.7.3.1 WDT 定时设置说明

- 1、设置 WOVS<2:0>选择 WDT 溢出时间点；
- 2、设置 WDTCON 寄存器，选择 WDT 用作定时器及对应时钟源；
- 3、使能 R1D6/INTE 寄存器的 WDTIE 打开中断使能，并执行 EI 指令；
- 4、使能 WDTE，打开 WDT 定时器计数；
- 5、系统执行中断服务程序将自动保存 ACC、STATUS 及 RSR 数据，执行 RETI 指令后，数据自动恢复，退出中断前要清除 WDT 中断标志位；

3.7.3.3 WDT 定时计算说明

WDT 定时功能通过选择 WOVS<2:0>设定溢出点，定时器从初始值 0x00 开始累加，直至定时器计数值与 WOVS<2:0>设定溢出点匹配，则溢出执行中断服务程序。



WDT 定时时间计算公式（选择系统时钟定时器模式）：

$$\text{WDT 定时时间} = (1/\text{Fosc}) \times \text{WOVS} \langle 2:0 \rangle$$

示例：

$\text{Fosc} = 1 \text{ MHz}$ ， $\text{WOVS} \langle 2:0 \rangle$ 选择 $\text{WDT} \langle 8 \rangle = 0 \times 200 = 512$ ；

$$\text{WDT 定时时间} = (1) \times (512) = 512\mu\text{s}$$

3.7.3.4 WDT 空闲模式唤醒说明

WDT 可以唤醒空闲模式，使能 R188/CPUCON 寄存器 Bit7 位 WDTWE。IDLE = 1 加上 SLEEP 指令系统进入空闲模式，WDT 定时器正常工作。当 WDT 定时器溢出后，系统被唤醒。若使能 WDTIE 及 EI，则唤醒后进入中断，若执行 DI，则唤醒后执行下一条指令。



3.8 PWM 脉宽调制

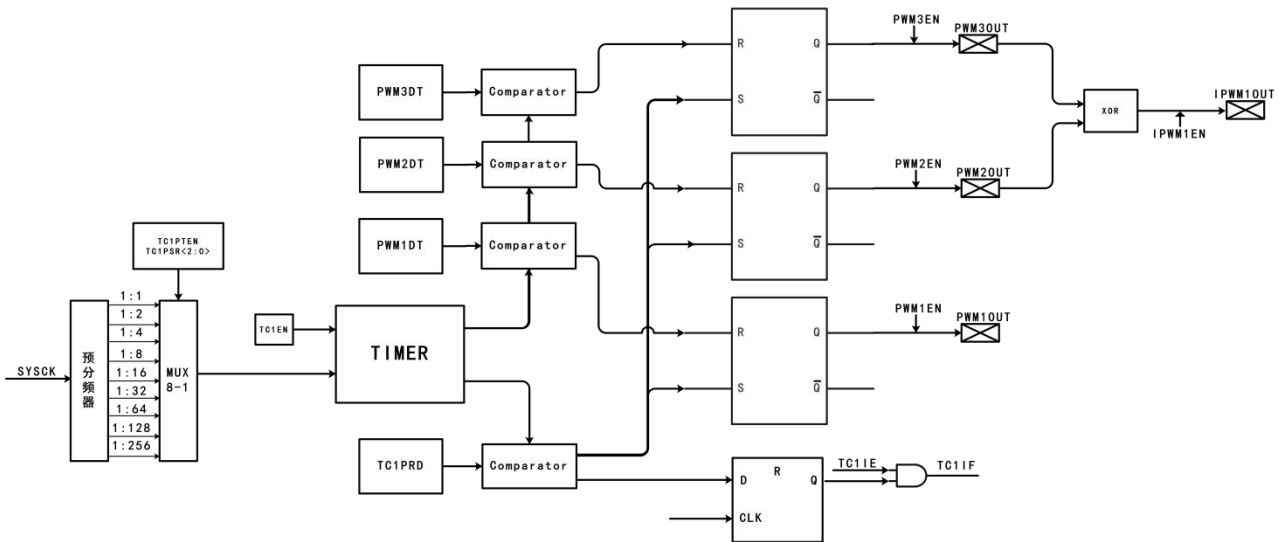
JZ8P2610 提供 3 路共周期的 12 bit PWM 信号(设置 PWMD=1 使 PWM 工作在 12bit, 否则 PWM 默认工作在 8bit 模式), 用来产生脉宽调制信号, PWM 输出波形由周期及占空比决定, 传输速率为周期倒数。芯片提供死区互补输出, 通过 PWM2 和 PWM3 异或后作为 IPWM1, 与 PWM1 作为死区互补信号。

PWM 带有周期溢出中断, 使能后可跳转到中断。

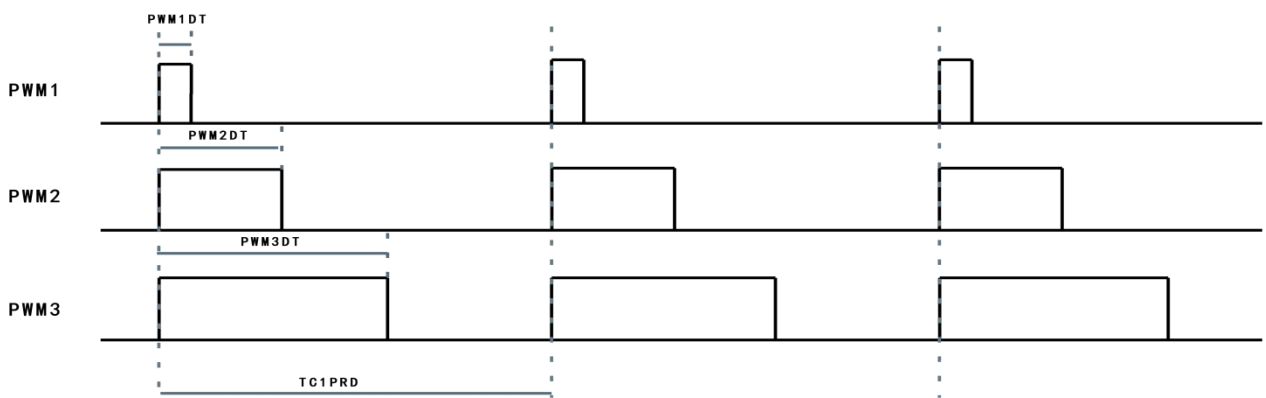
在 IDLE(空闲模式)下, PWM 在 CPU 模式控制寄存器中使能 TC1WE, 可唤醒系统。

3.8.1 PWM 内部结构与时序

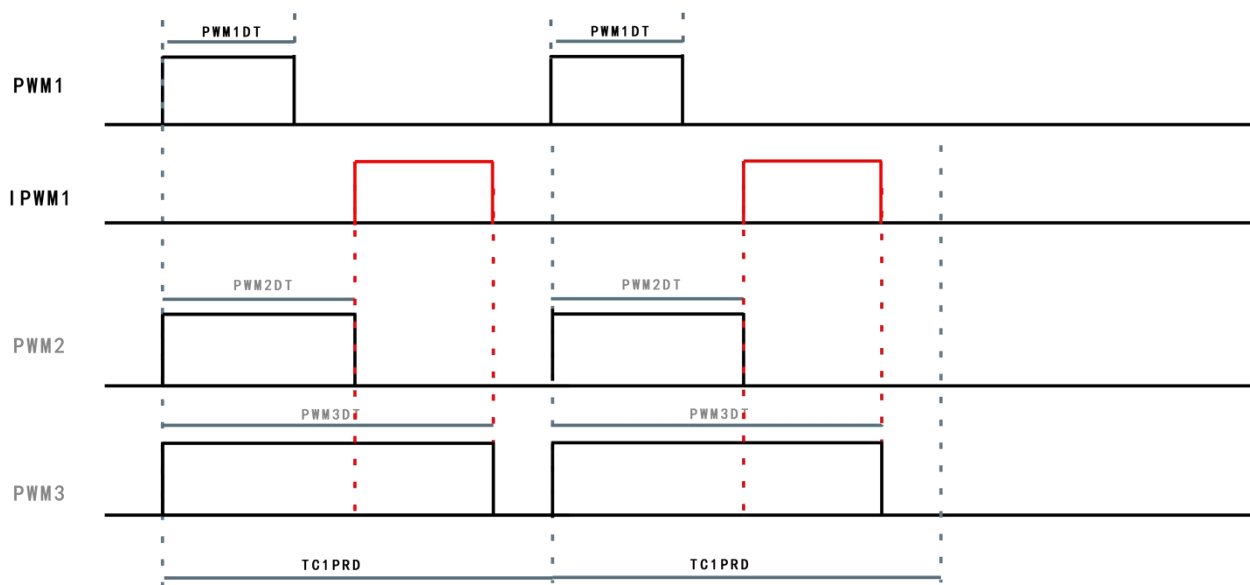
以下内部结构图仅供参考理解, 并不代表实际电路。



PWM 工作结构电路



3 路共周期 PWM 时序说明



PWM 与 IPWM 时序说明

3.8.2 PWM 周期与占空比

PWM 提供一个带 8bit 可编程预分频的时钟计数器 (TC1)，作为 PWM 模块的波特率时钟发生器。可通过使能 PWM 控制寄存器中的 TC1EN，使能 TC1 计数器功能，通过 TC1PTEN 及 TC1PSR<2:0>控制位，可进行 TC1 计数器的预分频设置。

PWM 周期通过写值到 PWM 周期寄存器 (TC1PRD)，当 TC1 计数器的值与 TC1PRD 值相等，在下一个递增周期发生如下事件：

- TC1 计数器清零；
- 对应 PWM 输出引脚置高电平；
- 产生 PWM 周期溢出中断（若使能）；
- PWM 占空比由 PWM1DT/PWM2DT/PWM3DT 锁存到 DT/TC1 比较寄存器；

PWM 周期计算公式：

$$\text{PWM 周期} = (\text{TC1PRD}) \times \left(\frac{1}{F_{\text{osc}}}\right) \times (\text{TC1 分频})$$

示例：

TC1PRD=100, F_{osc} =8 MHz, TC1 分频选择=2 分频；

$$\text{PWM 周期} = (100) \times \left(\frac{1}{8}\right) \times (2) = 25 \text{ us}$$

PWM 占空比通过写值到 PWM 占空比寄存器 (PWM1DT, PWM2DT, PWM3DT)，当 TC1 计数器的值溢出清零时，PWM1DT/PWM2DT/PWM3DT 的值被锁存到 DT/TC1 比较寄存器。当 DT/TC1 比较寄存器的值与 TC1 计数器的值相等时，PWM 输出引脚置为低电平。PWM1DT, PWM2DT, PWM3DT 的值可以在任何时候被写入，但 DT/TC1 比较寄存器的值只有在周期溢出时写入：



PWM 占空比计算公式:

$$\text{PWM 占空比} = (\text{PWMxDT}) \times \left(\frac{1}{F_{\text{osc}}}\right) \times (\text{TC1 分频})$$

示例:

PWMxDT=50, F_{osc} =8 MHz, TC1 分频选择=2 分频;

$$\text{PWM 占空比} = (50) \times \left(\frac{1}{8}\right) \times (2) = 12.5 \text{ us}$$

3.8.3 PWM 脉宽调制设置说明

- 设置 PWMIS 寄存器, 选择 PWM 8/12Bit 计数模式、死区互补功能、PWM/IPWM 输出口;
- 设置 TC1CON 寄存器, 选择定时器的分频比;
- 设置 TC1PRDL、TC1PRDTH 寄存器, 确定 PWM 周期;
- 设置 PWMxDTL、TC1PRDTH、PWM23DTH 寄存器, 确定 PWMx 占空比;
- 设置 TC1CON 寄存器, 使能相应 PWM 功能, PWM1E/PWM2E/PWM3E;
- 使能或禁止 PWM 对应的定时器中断, 并下 “EI” 或 “DI” 指令 (如果需要);



3.9 端口电平捕获

JZ8P2610 提供 P63 口电平捕获功能，配合 P63 外部中断实现电平变化触发中断，在中断程序中判断上一个电平的捕获时间。P63 外部中断可通过 0X1AF/WDTCON 寄存器 INTEG<1:0> 选择触发沿及禁止。

P63 口高电平捕获通过复用 WDT 计数器实现，设置 0X1AF/WDTCON 寄存器 WDTS<1:0>选择 WDT 作为门控计数器，同时使能 WDT 模块（WDTE 位使能+OPTION 中看门狗使能）。当 P63 口上升沿到来时对 WDT 计数器清零，P63 口为高电平时 WDT 计数器开始计数，计数时钟为系统时钟，P63 口为低电平则 WDT 计数器停止计数，用户可以通过 P63 外部中断下降沿触发中断并在中断程序中读取 WDTCH、WDTCL 寄存器的 WDT 计数值。

P63 口低电平捕获通过复用 TC1PRDTH、PWM23DTH 寄存器实现计数器功能，芯片默认工作在 PWM 8Bit 模式即 P63 口低电平捕获模式。当 P63 口下降沿到来时对 TC1PRDTH、PWM23DTH 计数器清零，P63 口为低电平时 TC1PRDTH、PWM23DTH 计数器开始计数，计数时钟为系统时钟，P63 口为高电平则计数器停止计数，用户可以通过 P63 外部中断上升沿触发中断并在中断程序中读取 TC1PRDTH、PWM23DTH 寄存器的计数值。

无论用户是否需要高电平捕获，都需要设置 0X1AF/WDTCON 寄存器 WDTS<1:0>选择 WDT 作为门控计数器，否则无法检测 P63 口电平变化，但可以不使能 WDTE。



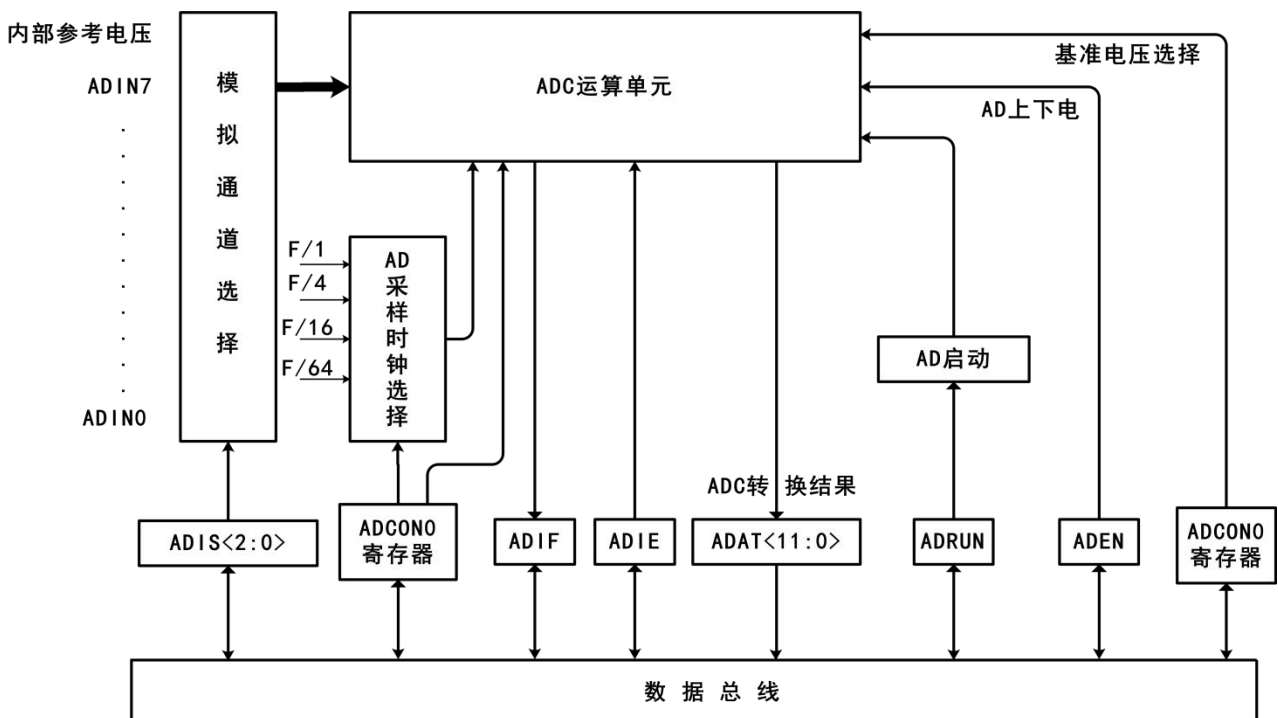
3.10 ADC 模数转换

JZ8P2610 ADC 模块提供一个 12 位精度的 SAR AD 转换器，包含 7 路模拟通道。

ADC 转换器采用逐次逼近式模数转换，结果存储到 R1A4/ADATL (ADC 转换结果低 8 位寄存器)，R1A5/ADIS (AD 采样口使能及 AD 高 4 位寄存器) 结果寄存器中，通过 ADCON0、ADCON1 控制寄存器设置通道选择、内外部参考电压源、采样保持时间、采样时钟、ADC 启动及 ADC 使能。

AD 转换完成可以进入中断，也可以用查询 R1A7/ADCON1 的 ADRUN 位来判断。

如果启动了 AD 唤醒功能，AD 转换完成可以从空闲模式下唤醒。



AD 转换功能示意图

AD 采样时间计算方式:

从设置 ADRUN=1 起，完成一次 AD 采样的时间=ADC 采样保持周期+AD 转换时间

AD 转换时间:

AD 转换 1 个 bit 需要一个 TAD 时间，芯片内置 12bit 的 AD，转换时间则为 12 个 TAD。

AD 采样电压值计算:

$$\text{ADC 采样电压} = \frac{\text{采样值}}{4096} * \text{参考电压}$$



例:参考电压为内部基准 3V, 采样值为 $0x800=2048$

$$\text{ADC 采样电压} = \frac{2048}{4096} * 3 = 1.5\text{V}$$

3.10.1 ADC 检测电源电压说明

通过配置 ADIS 寄存器, 通道选择位 $\text{ADIS}\langle 2:0 \rangle = 111$ 选择 AD7 (内置基准电压), 此时 ADC 的参考电压自动设置为内部 VDD 电压。而选择的内置基准电压则作为 ADC 的采样电压, 例如 $\text{VREF}\langle 1:0 \rangle = 00$ 选择 1.5V 作为采样通道 AD7 电压输入到 ADC。

以 1.5V 为采样值, VDD 为参考电压, 通过 ADC 转换得到转换结果。可以反推出 VDD 的电压值:

$$\text{转换结果} = (1.5/\text{VDD}) \times 4096$$

则
$$\text{VDD} = (1.5 \times 4096) / \text{转换结果}$$

3.10.2 ADC 模数转换设置说明

- 1、ADC 输入端口使能及模拟通道选择, 设置 R1A1/P6ADE、R1A5/ADIS 寄存器;
- 2、ADC 参考电压源、时钟预分频及参考电压选择, 设置 R1A6/ADCON0、R1A7/ADCON1 寄存器;
- 3、如果需要用到中断功能, 设置 $\text{ADIE}=1$, 执行“EI”指令;
- 4、置“ADEN=1”开始 AD 模块供电;
- 5、根据需要进行选择 IDLE/SLEEP 模式, 设置 AD 唤醒功能, $\text{ADCWE}=1$;
- 6、置“ADRUN=1”开始 AD 转换;
- 7、等待中断或 ADRUN 被清 0, 如果 AD 中断发生, 则离开中断程序时需将 ADIF 清 0;
- 8、保存转换的结果。如果需要做多次 AD 转换, 跳到步骤 6;



4. OPTION 配置表

CODE OPTION	选项	功能描述
看门狗	使能	看门狗 WDT 使能
	禁止	看门狗 WDT 禁止
Clocks 分频	2 Clocks	指令时钟分频选择 2 Clocks
	4 Clocks	指令时钟分频选择 4 Clocks
	8 Clocks	指令时钟分频选择 8 Clocks
	16 Clocks	指令时钟分频选择 16 Clocks
	32 Clocks	指令时钟分频选择 32 Clocks
IRC 频率	910KHz	IRC 频率选择 910KHz
	1M	IRC 频率选择 1M
	2M	IRC 频率选择 2M
	4M	IRC 频率选择 4M
	8M	IRC 频率选择 8M
振荡器倍频选项	使能	振荡器倍频功能 使能
	禁止	振荡器倍频功能 禁止
低压复位	LVR=1.8V	低压复位点选择 1.8V
	LVR=2.5V	低压复位点选择 2.5V
	LVR=2.8V	低压复位点选择 2.8V
	LVR=3.2V	低压复位点选择 3.2V
	LVR=3.5V	低压复位点选择 3.5V
	LVR=3.9V	低压复位点选择 3.9V
	禁止	禁止 LVR 功能, 仅测试, 不可用于量产
OTP 分页选择	使用 2K	OTP ROM 选择 2K 存储空间
	使用前 1K	OTP ROM 选择前 1K 存储空间
	使用后 1K	OTP ROM 选择后 1K 存储空间
代码加密	无加密	ROM 区数据无加密
	加密	ROM 区数据加密
复位端口上拉	使能	复位端口上拉功能 使能
	禁止	复位端口上拉功能 禁止
P63 端口	RST	P63 端口作外部复位口
	GPIO (仅为开漏)	P63 端口作开漏输出口
复位时间	PWRT=4.5ms	复位建立时间= 4.5ms
	PWRT=18ms	复位建立时间= 18ms
	PWRT=72ms	复位建立时间= 72ms
	PWRT=288ms	复位建立时间= 288ms
	PWRT=140us	复位建立时间= 140us
IRC 振荡器电压源选择	IRC 振荡器选择 LDO 电压	容易受干扰等影响, 请谨慎使用
	IRC 振荡器选择 VDD 电压	优先使用, 3v 到 5v 偏差 6%左右



JZ8P2610 数据手册

POWER	HIGH	VDD 供电接近 5V 选 HIGH
	LOW	VDD 供电接近 3.3V 选 LOW
封装脚位	10pin	芯片封装脚位选择 10 脚
	8pin	芯片封装脚位选择 8 脚



5. 指令集

指令	指令动作	标志位影响
ADD A, R	$A+R \rightarrow A$	Z, C, DC
ADD R, A	$A+R \rightarrow R$	Z, C, DC
AND A, R	$A \& R \rightarrow A$	Z
AND R, A	$A \& R \rightarrow R$	Z
CLRA	$0 \rightarrow A$	Z
CLR R	$0 \rightarrow R$	Z
INVA R	$\neg R \rightarrow A$	Z
INV R	$\neg R \rightarrow R$	Z
DA	A 寄存器调整为 BCD 值	C
DECA R	$R-1 \rightarrow A$	Z
DEC R	$R-1 \rightarrow R$	Z
DJA R	$R-1 \rightarrow A$, skip if zero	-
DJ R	$R-1 \rightarrow R$, skip if zero	-
INCA R	$R+1 \rightarrow A$	Z
INC R	$R+1 \rightarrow R$	Z
IJA R	$R+1 \rightarrow A$, skip if zero	-
IJ R	$R+1 \rightarrow R$, skip if zero	-
MOV R, A	$A \rightarrow R$	-
MOV A, R	$R \rightarrow A$	Z
MOV R, R	$R \rightarrow R$	Z
OR A, R	$A \vee R \rightarrow A$	Z
OR R, A	$A \vee R \rightarrow R$	Z
SUB A, R	$R-A \rightarrow A$	Z, C, DC
SUB R, A	$R-A \rightarrow R$	Z, C, DC
XOR A, R	$A \oplus R \rightarrow A$	Z
XOR R, A	$A \oplus R \rightarrow R$	Z
BTC R, b	$0 \rightarrow R(b)$	-
BTS R, b	$1 \rightarrow R(b)$	-
JBTC R, b	if $R(b)=0$, skip	-
JBTS R, b	if $R(b)=1$, skip	-



LCR R	$R(n) \rightarrow R(n+1), R(7) \rightarrow C, C \rightarrow R(0)$	C
LCA R	$R(n) \rightarrow A(n+1), R(7) \rightarrow C, C \rightarrow A(0)$	C
RCR R	$R(n) \rightarrow R(n-1), R(0) \rightarrow C, C \rightarrow R(7)$	C
RCA R	$R(n) \rightarrow A(n-1), R(0) \rightarrow C, C \rightarrow A(7)$	C
SWAP R	$R(0-3) \leftrightarrow R(4-7)$	-
SWAPA R	$R(0-3) \rightarrow A(4-7), R(4-7) \rightarrow A(0-3)$	-
ADD A, k	$A+k \rightarrow A$	Z, C, DC
AND A, k	$A \& k \rightarrow A$	Z
MOV A, k	$k \rightarrow A$	-
OR A, k	$A \vee k \rightarrow A$	Z
SUB A, k	$k-A \rightarrow A$	Z, C, DC
XOR A, k	$A \oplus k \rightarrow A$	Z
CALL k	$PC+1 \rightarrow [SP], (Page, k) \rightarrow PC$	-
DI	禁止中断	-
EI	使能中断	-
JMP k	$K (Page, k) \rightarrow PC$	-
NOP	空指令	-
RET	$[堆栈顶端] \rightarrow PC$	-
RETI	$[堆栈顶端] \rightarrow PC, 使能中断$	-
RETL k	$k \rightarrow A, [堆栈顶端] \rightarrow PC$	-
SLEEP	$0 \rightarrow WDT, 振荡器停止振荡 (睡眠模式)$	T, P
CWDT	$0 \rightarrow WDT$	T, P
TBRD R	机器码 bit7~0 给 ACC 机器码 bit15~8 给 R (通用寄存器)	-

注：指令的执行改变了程序计数器的值（"MOV R182, A", "ADD R182, A", "JMP *", "CALL*"）或者对 R182 的算术或逻辑操作（例如 "SUB R182, A", "BTS (C) R182, 3", "CLR R182"），否则执行所有的指令都只占用单个指令周期（一个指令周期包含 2 个振荡周期）。



6. 电气特性

6.1 极限参数

工作温度.....	-40℃~85℃
存储温度.....	-65℃~150℃
输入电压.....	V _{SS} -0.3V~V _{DD} +0.5V
输出电压.....	V _{SS} -0.3V~V _{DD} +0.5V
工作电压.....	1.8V~5.5V

6.2 直流电气特性

(V_{DD}=5V, 工作温度=25℃, 除非另有情况说明)

符号	参数说明	条件	最小	典型	最大	单位
IRC1	IRC1 (校正后)	OPTION 选择 8MHz	-	8	-	MHz
IRC2	IRC2 (校正后)	OPTION 选择 4MHz	-	4	-	MHz
IRC3	IRC3 (校正后)	OPTION 选择 2MHz	-	2	-	MHz
IRC4	IRC4 (校正后)	OPTION 选择 1MHz	-	1	-	MHz
IRC5	IRC5 (校正后)	OPTION 选择 910KHz	-	910	-	KHz
IOH1	输出高电平驱动(除 P63)	I _{oh} =4.4V	7	9	11	mA
IOH2	输出高电平弱驱动	I _{oh} =4.4V	1.5	2	2.5	mA
IOL1	输出低电平驱动	I _{ol} =0.6V	14	16	18	mA
IOL2	输出低电平驱动增强(P60)	I _{ol} =0.6V	100	110	120	mA
IOL3	输出低电平弱驱动	I _{ol} =0.6V	5	5.5	6	mA
IPH	上拉电流	上拉使能, 输入接地	85	90	95	μA
IPD	下拉电流	下拉使能, 输入接 VDD	85	90	95	μA
I _{sb1}	关机电流 1	输入接 VDD, 输出悬空	-	-	1	μA
I _{sb2}	关机电流 2	输入接 VDD, 输出悬空, WDT 使能	-	-	10	μA
I _{sb3}	关机电流 3	输入接 VDD, 输出悬空, ADC 使能	-	400	-	μA
I _{op1}	工作电流 1 (VDD=5V)	IRC=8MHz 2clock	-	-	1.5	mA
I _{op2}	工作电流 2 (VDD=5V)	IRC=1MHz 2clock	-	0.2	-	mA
LVR	低电压复位 (1M 16CLOCK)	选择 LVR 复位点	V _{lvr} -0.2	V _{lvr}	V _{lvr} +0.2	V



6.3 AD 转换特性

($V_{DD}=5V$, $V_{SS}=0V$, 工作温度= $25^{\circ}C$)

符号	参数说明	条件	最小	典型	最大	单位
V_{AREF}	模拟参考电压	$V_{AREF} - V_{ASS} \geq 2V$	2	-	V_{DD}	V
V_{ASS}			V_{SS}	-	V_{SS}	V
VAI	模拟输入电压	-	V_{ASS}	-	V_{AREF}	V
IAI1	模拟供电电流	$V_{AREF}=V_{DD}=5V$ $V_{ASS}=0V$ $FS^{*1}=100KHz$ $FIN^{*1}=1KHz$ (VREF 来自内部 Vdd)	-	1000	1400	μA
			-	-	10	μA
IAI2	模拟供电电流	$V_{AREF}=V_{DD}=5V$ $V_{ASS}=0V$ $FS^{*1}=100KHz$ $FIN^{*1}=1KHz$ (VREF 来自外部 VREF 引脚)	-	-	900	μA
			-	-	500	μA
RN	分辨率	-	-	12	-	Bits
TAD	ADC 周期时钟	$V_{DD}=V_{AREF}=5V$, $V_{ASS}=0V$	1	-	-	μs
T_{SH}	采样和保持时间	$V_{DD}=3\sim 5.5V$ $V_{ASS}=0V$, $T_a=25^{\circ}C$	4	-	-	μs
			16	-	-	μs
TCN	AD 转换时间	$V_{DD}=2.5\sim 5.5V$, $V_{ASS}=0V$	14	-	24	TAD
TADD1	AD “ADRUN” 位置高开始第一个 TAD 之间的延时	$V_{DD}=2.5\sim 5.5V$ $V_{ASS}=0V$	0.5	-	-	TAD
PSRR	供电电源抑制比	$V_{AREF}=2.5V$ $V_{ASS}=0V$ $V_{IN}^{*1}=0V\sim 2.5V$	-	-	2	LSB

6.4 VREF 特性

($V_{DD}=5V$, $V_{SS}=0V$, $T_a=-40\sim 85^{\circ}C$)

符号	参数说明	条件	最小	典型	最大	单位
VDD	供电电压	-	2.2	-	5.5	V
I_{VDD}	DC 供电电流	No load	-	-	250	μA
VREF	参考电压输出	1.5V, 2V, 3V, 4V	-	± 1	1.75	%
Warm up Time	参考电压准备时间	$V_{DD}=V_{DDmin}=5.5V$, $C_{load}=19.2pf$ $R_{load}=15.36K\Omega$	-	38	50	μs
VDDmin	最小供电电压	-	-	$V_{REF}+0.2$	-	V

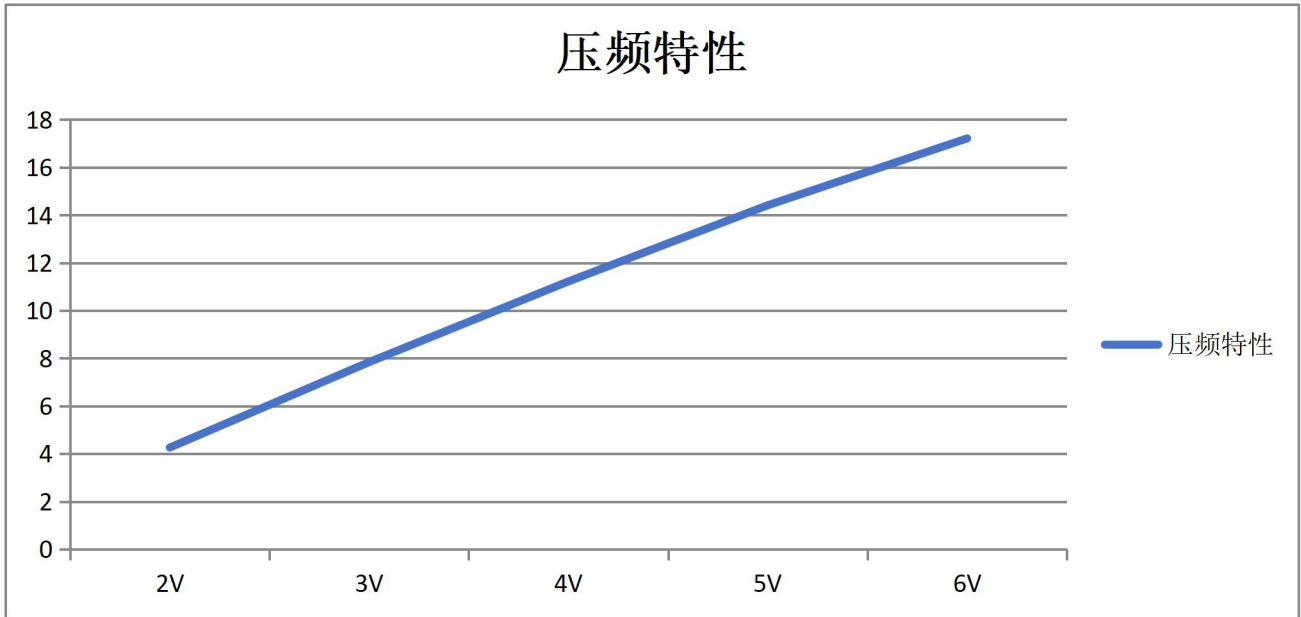


6.5 特性曲线图

本章所列的曲线图仅作设计参考,其中给出的部分数据可能超出了芯片指定的工作范围,为保证芯片的正常工作,请严格参照电气特性说明。

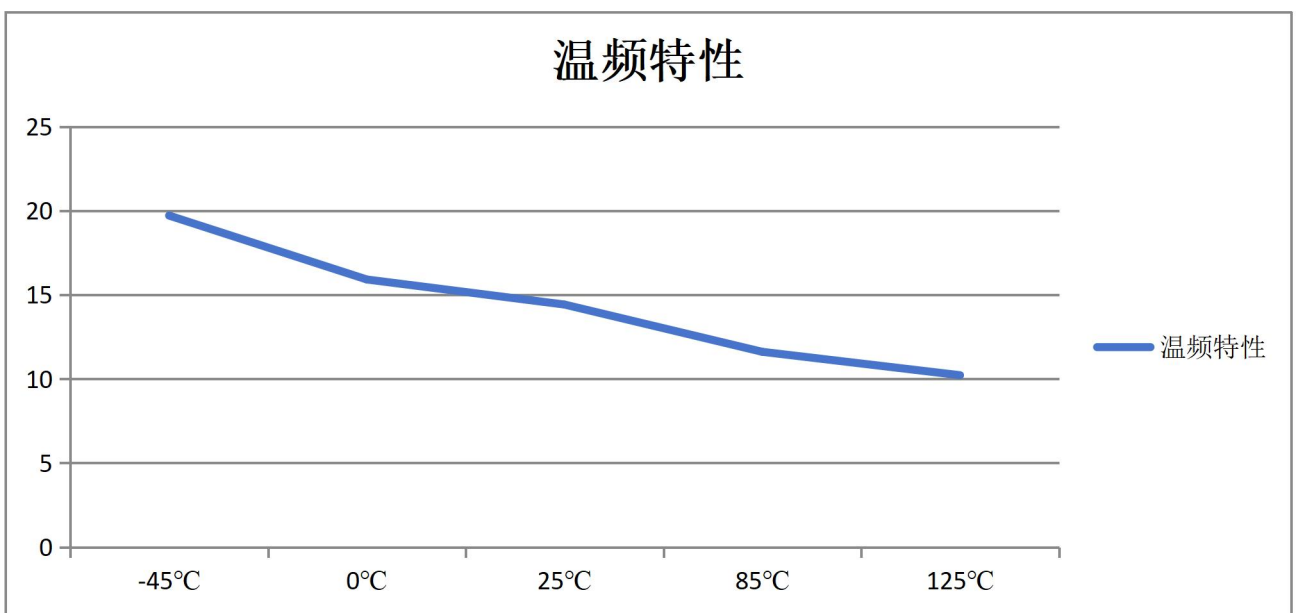
6.5.1 内部低速振荡器-压频特性曲线

工作温度在 25°C 条件下:(单位 Khz)



6.5.2 内部低速振荡器-温频特性曲线

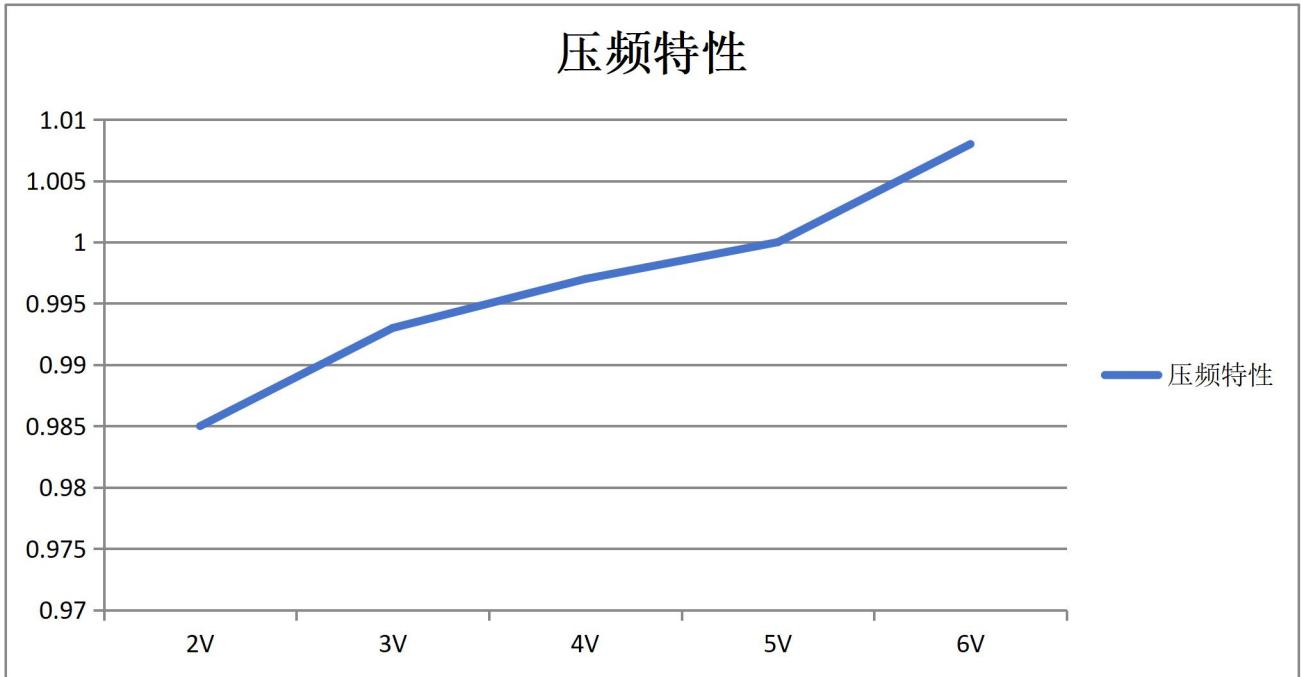
工作电压在 5V 条件下:(单位 Khz)





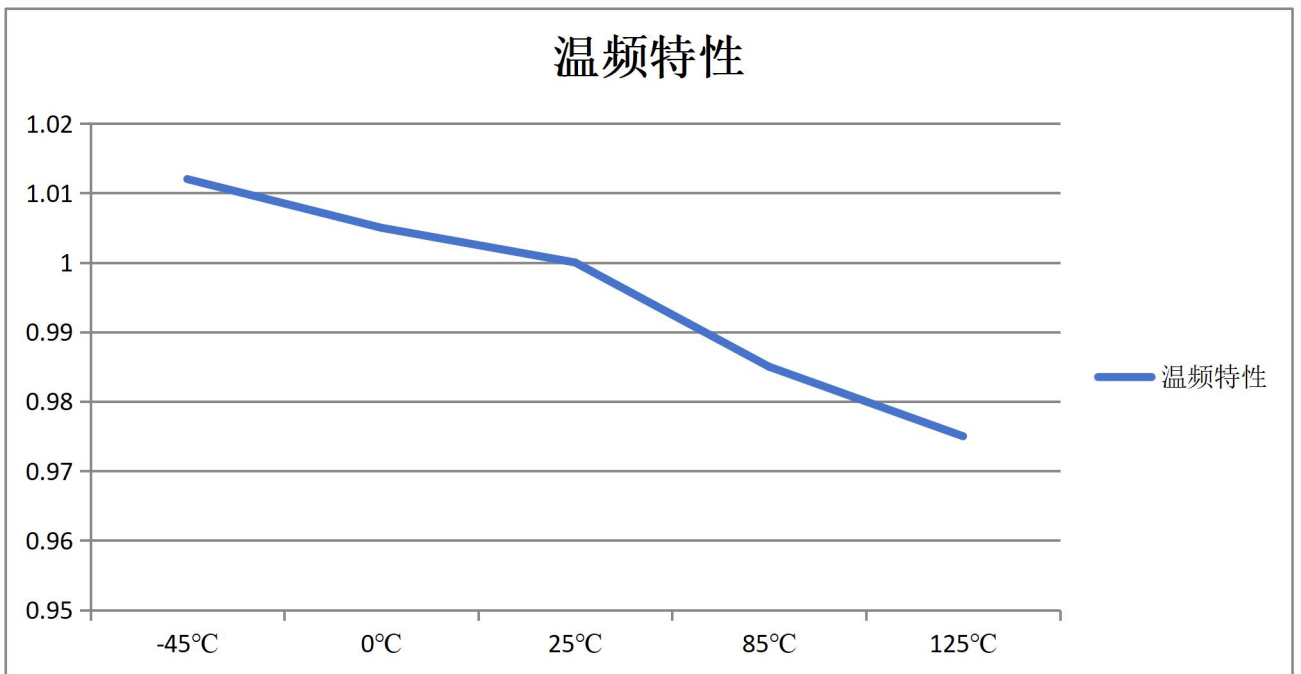
6.5.3 内部 1Mhz RC 振荡器-压频特性曲线

工作温度在 25°C 条件下:(单位 Mhz)



6.5.4 内部 1Mhz RC 振荡器-温频特性曲线

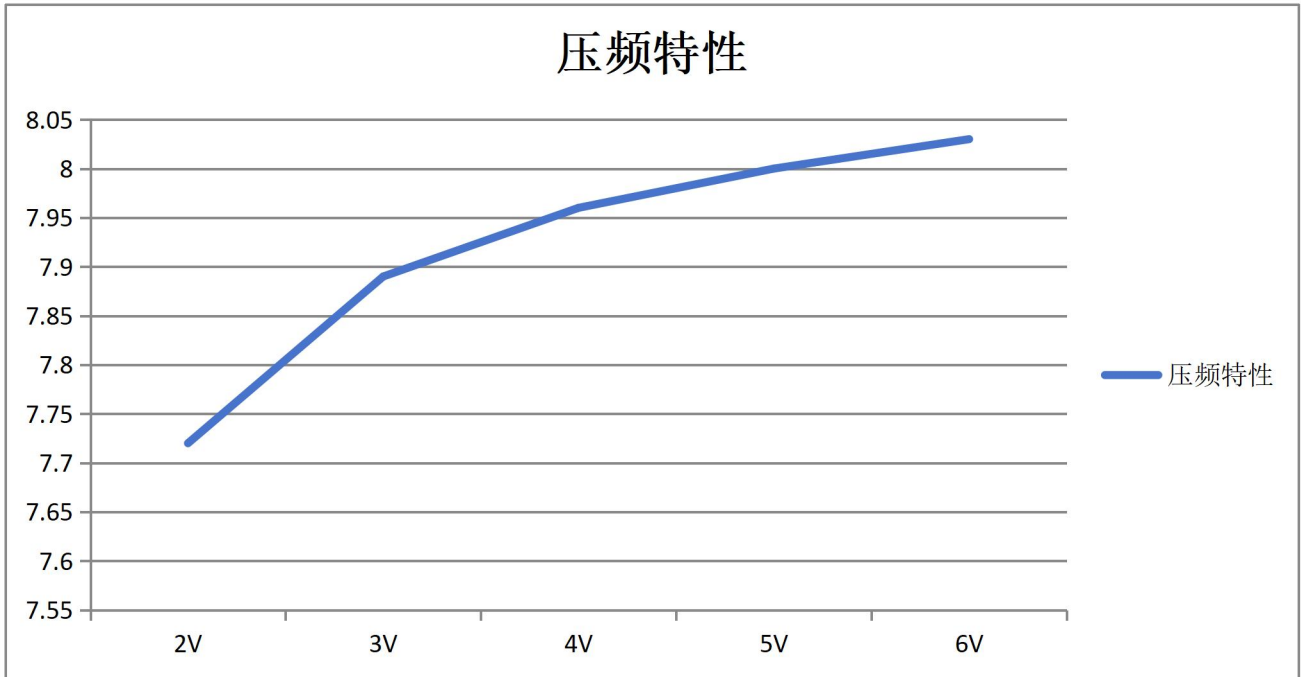
工作电压在 5V 条件下:(单位 Mhz)





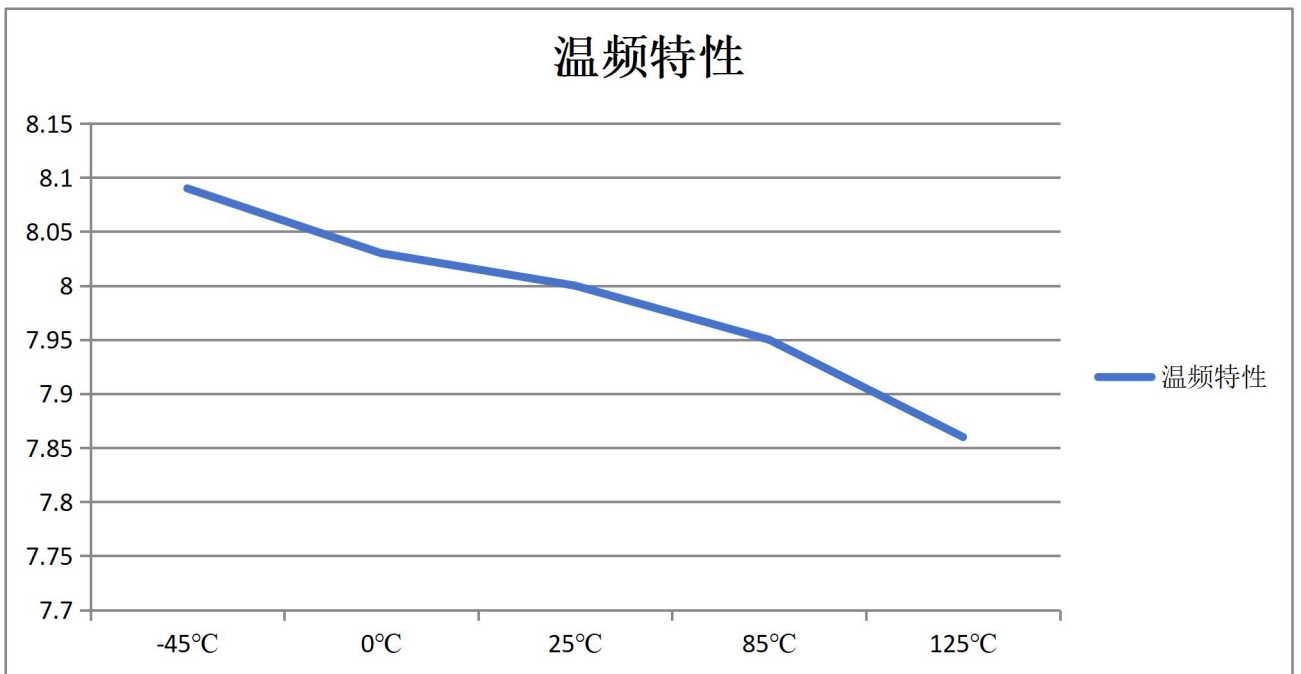
6.5.5 内部 8Mhz RC 振荡器-压频特性曲线

工作温度在 25°C 条件下:(单位 Mhz)



6.5.6 内部 8Mhz RC 振荡器-温频特性曲线

工作电压在 5V 条件下:(单位 Mhz)

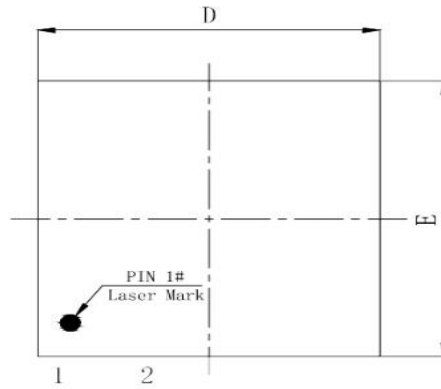




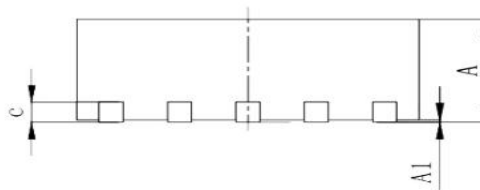
7. 封装尺寸

7.1 10PIN 封装尺寸

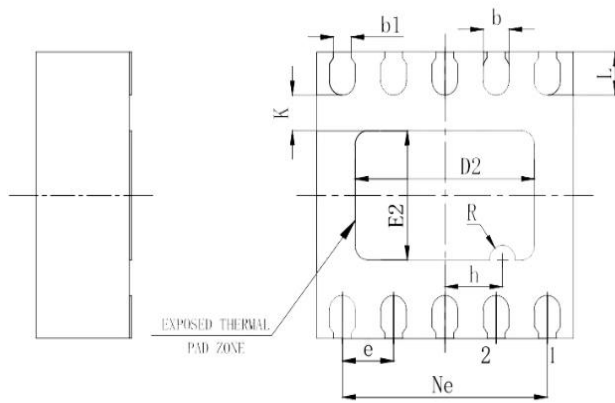
DFN10



TOP VIEW



SIDE VIEW

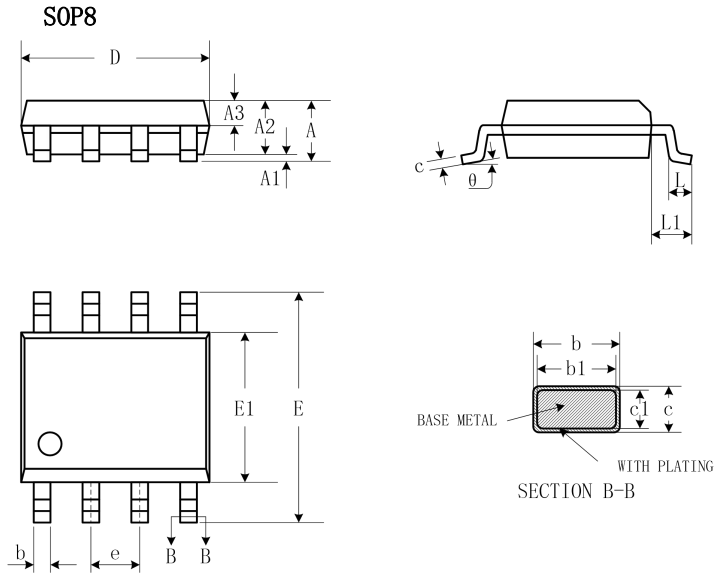


BOTTOM VIEW

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0	0.02	0.05
b	0.15	0.20	0.25
b1	0.09	0.14	0.19
c	0.15	0.20	0.25
D	1.90	2.00	2.10
D2	1.30	1.40	1.50
e	0.40BSC		
Ne	1.60BSC		
E	1.90	2.00	2.10
E2	0.80	0.90	1.00
L	0.25	0.30	0.35
h	0.40	0.45	0.50
R	0.05	0.10	0.15
K	0.20	0.25	0.30
L/序数体尺寸	1.10X1.80		



7.2 8PIN 封装尺寸



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	1.77
A1	0.08	0.18	0.28
A2	1.20	1.40	1.60
A3	0.55	0.65	0.75
b	0.39	-	0.48
b1	0.38	0.41	0.43
c	0.21	-	0.26
c1	0.19	0.20	0.21
D	4.70	4.90	5.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
L	0.50	0.65	0.80
L1	1.05BSC		
θ	0	-	8°