



# 芯片规格书

产品名称： 2.4G 可变数据率射频芯片

产品型号： JZRT301

版本:V1.1

日期:2019-09



## 产品概述

JZRT301 是一款低成本, 高集成度的 2.4GHZ 的无线收发芯片, 片上集成发射机, 接收机, 频率综合器, GFSK 调制解调器。发射机支持功率可调, 接收机采用数字扩展通信机制, 在复杂环境和强干扰条件下, 可以达到优良的收发性能。外围电路简单, 只需搭配 MCU 以及少数外围被动器件。JZRT301 传输 GFSK 信号, 发射功率最大可以到 10dBm。接收机采用低中频结构, 接收灵敏度可以达到-98dBm@62.5Kbps。片上的发射接收 FIFO 寄存器可以和 MCU 进行通信, 存储数据, 然后在空中传输。它内置了 CRC, 重传机制, 可以大大简化系统设计并优化性能。数字基带支持 2 线 I2C 接口。为了提高电池使用寿命, 芯片在各个环节都降低功耗, 在保持寄存器值条件下, 最低电流为 10uA。芯片采用 SOP8 和 SOT 23-6 封装, 符合 RoHS 标准。

## 主要特性

- 超低成本、超小面积、超低价格。
- 包括射频前端和数字基带的单芯片解决方案。
- 外围电路极为简单。
- 最大发射功率 10dBm, 支持可调。
- 1Mbps 时同步位为 32bits, 16bits; 250Kbps, 125Kbps, 62.5Kbps 时同步位为 32bits, 16bits。  
推荐使用 32bits, 容错 1bits。
- 灵敏度-98dBm @ 62.5K
- 支持免 LDO 电容设计
- 支持 2M 高速 IIC 通讯。
- 支持 24M 单端晶体。
- 支持跳频。

## 典型应用

- 遥控
- 无线键盘鼠标
- 无线组网
- 智能家居。
- 工业和商用近距离通信
- 灵敏度-98dBm @ 62.5K
- IP 电话, 无绳电话
- 机器间相互通信



## 目录

产品概述.....	2
主要特性.....	2
典型应用.....	2
1. 极限值.....	4
2. 电气特性.....	5
3. 典型的应用电路.....	7
4. 管脚描述.....	8
5. IIC 接口.....	9
5.1 I2C 命令格式.....	9
5.2 I2C 特性.....	9
6. 寄存器信息.....	10
6.1 Register 0x03 (Readonly).....	10
6.2 Register 0x07.....	10
6.3 Register 0x09.....	10
6.4 Register 0x0A.....	11
6.5 Register 0x17.....	11
6.6 Register 0x20.....	11
6.7 Register 0x21.....	12
6.8 Register 0x22.....	12
6.9 Register 0x23.....	12
6.10 Register 0x24.....	12
6.11 Register 0x25.....	13
6.12 Register 0x26.....	13
6.13 Register 0x27.....	13
6.14 Register 0x28.....	13
6.15 Register 0x29.....	14
6.16 Register 0x2C.....	14
6.17 Register 0x30.....	15
6.18 Register 0x32.....	15
6.19 Register 0x34.....	15
6.20 Register 0x38.....	16
6.21 进入 sleep mode 和唤醒.....	16
6.22 数据包格式.....	16
6.23 清空 FIFO 指针.....	16
6.24 Packet Payload Length.....	17
7. 封装形式.....	17



## 1. 极限值

表 1. 极限值

Parameter	Symbol	Min	Typ	Max	Unit
工作温度	$T_{OP}$	0		+85	°C
存储温度	$T_{STORAGE}$	-55		+125	°C
工作电压	$V_{IN\_MAX}$	2.8V	3.3V	+3.7	VDC
IO 电压	$V_{OTHER}$	-0.3		+3.7	
输入射频信号强度	$P_{IN}$			+10	dBm

### 注:

- 1、极限值表示芯片在超出此条件工作时，可能会损坏。芯片在建议工作值范围内功能正常。
- 2、芯片对静电比较敏感，在运输和存储时，最好使用防静电设备，用机器或手工焊接时要有良好的接地。



## 2. 电气特性

下面的电气特性都是在  $T_A = 25\text{ C}$ ,  $LDO\_VDD = VDD\_IO = 3.3\text{ VDC}$  条件下得到的。

表 2. 电气特性

Parameter	Symbol	Min	Typ	Max	Units	Test Condition and Notes
工作电压						
直流工作电压		2.2	3.3	3.6	VDC	Input to VDD_IO and LDO_VDD pins.
工作电流						
TX 工作电流	IDD_TXH		20	44	mA	POUT =10dBm
RX 工作电流	IDD_RX		18		mA	
Idle mode 工作电流	IDD_IDLE		1		mA	Configured for BRCLK output running.
Sleep mode 工作电流	IDD_SLP		10		uA	
数字输入						
高电平电压	VIH	0.8 VDD_IN		1.2 VDD_IN	V	
低电平电压	VIL	0		0.8	V	
输入电容	C_IN			10	pF	
输入漏电	I_LEAK_IN			10	uA	
数字输出						
高电平电压	VOH	0.8 VDD_IN		VDD_IN	V	
低电平电压	VOL			0.4	V	
输出电容	C_OUT			10	pF	
输出漏电	I_LEAK_OUT			10	uA	
I2C 电平边沿时间	T_RISE_OUT			5	nS	
时钟信号						
I2C 时钟沿上升下降时间	Tr_spi			25	nS	Requirement for error-free register reading, writing.
I2C 时钟速度	FSPI	0	2		MHz	
收发器特性						
工作频率	F_OP	2400		2482	MHz	
天线端口差异 (Z0=50Ω)	VSWR_I		<2:1		VSWR	Receive mode.
	VSWR_O		<2:1		VSWR	Transmit mode.



Parameter	Symbol	Min	Typ	Max	Units	Test Condition and Notes	
<b>Receive Section</b>						Measured using 50 Ohm balun. For BER ≤ 0.1%:	
接收灵敏度			-87		dBm	1Mbps	
			-90		dBm	250Kbps	
			-93		dBm	125Kbps	
			-98		dBm	62.5Kbps	
最大输入功率		-20	1		dBm		
数据率	Ts		1		us		
<b>Transmit Section</b>						Measured using 50 Ohm balun3:	
发射功率	PAV			6	dBm	POUT= maximum output power Reg09=0x4800	
			2	10		POUT = nominal output power, Reg09=0x6030	
		-17				POUT=minimum output power,Reg09=1FC0	
二次谐波			-50		dBm	Conducted to ANT pin.	
三次谐波			-50		dBm	Conducted to ANT pin.	
调制特性							
最大频偏	00001111 pattern	Δf1avg		280		kHz	
	01010101 pattern	Δf2max		225		kHz	
带内辐射							
2MHz 频偏	IBS_2			-40		dBm	
>3MHz 频偏	IBS_3			-60		dBm	
带外辐射	OBS_O_1		< -60	-36		dBm	30 MHz ~ 1 GHz
	OBS_O_2		-45	-30		dBm	1 GHz ~ 12.75 GHz, excludes desired signal and harmonics.
	OBS_O_3		< -60	-47		dBm	1.8 GHz ~ 1.9 GHz
	OBS_O_4		< -65	-47		dBm	5.15 GHz ~ 5.3 GHz

**注:**

- 1、测试是在 2460MHz 频率下进行, 干扰信号以 1MHz 间隔测试。同时因为干扰信号的谐波会影响性能, 所以要对其进行良好的滤波。
- 2、在一些应用中, 天线前端会加上滤波器, 或者受到天线有效带宽的限制。



Parameter	Symbol	Min	Typ	Max	Units	Test Condition and Notes	
<b>射频 VCO 和 PLL</b>							
PLL 锁定范围	FLOCK	2366		2516	MHz		
发射接收机频偏			--		ppm	Same as XTAL pins frequency tolerance	
信道宽度			1		MHz		
单边带相位噪声			≤ -95		dBc/H <sub>z</sub>	550kHz offset	
			≤ -115		dBc/H <sub>z</sub>	2MHz offset	
晶体频率			24.00		MHz	Designed for 12 MHz crystal reference freq.	
辐射	OBS_1		< -75	-57	dBm	30 MHz ~ 1 GHz	IDLE state, Synthesizer and VCO ON.
	OBS_2		-68	-47	dBm	1GHz ~ 12.75 GHz	
<b>LDO 电压</b>							
压降范围	Vdo		0.17	0.5	V	Measured during Receive state	

### 3. 典型的应用电路

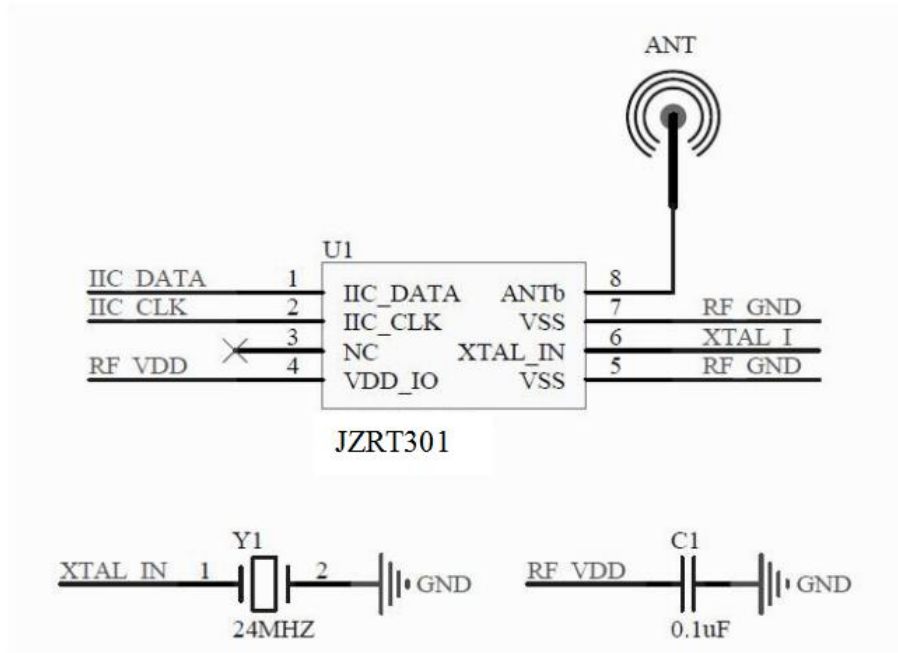


图 1. JZRT301 SOP8 应用电路

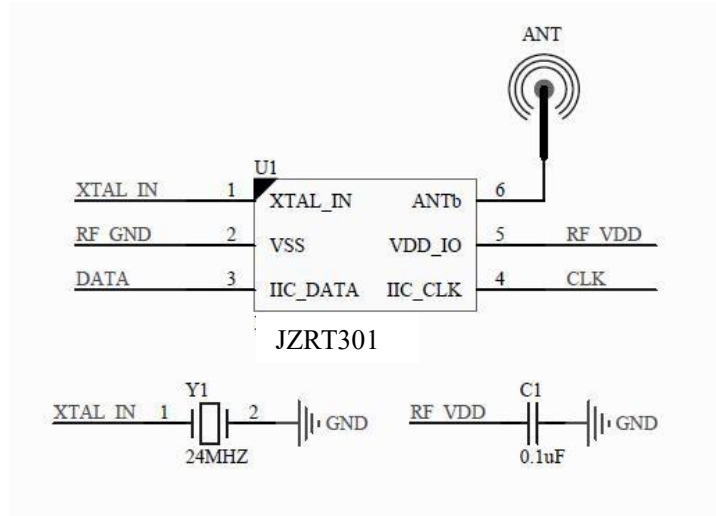


图 2. JZRT301 SOT23-6 应用电路

#### 4. 管脚描述

表 3. JZRT301 SOP8 管脚描述

Pin No.	Pin Name	Type	Description
1	I2C_CLK	INPUT	I2C 时钟输入脚
2	I2C_DATA	INPUT/OUTPUT	I2C: I2C data 输入脚
3	NC	NC	NC
4	VDD	VDD	3.3V
5	VSS	VSS	地
6	XTAL_IN	INPUT/OUTPUT	晶体振荡器输入脚
7	VSS	GND	地
8	ANTB	Balanced RF	射频输入输出

表 4. JZRT301 SOT23-6 管脚描述

Pin No.	Pin Name	Type	Description
1	XTAL_IN	INPUT/OUTPUT	晶体振荡器输入脚
2	VSS	VSS	VSS
3	I2C_DATA	INPUT/OUTPUT	I2C: I2C data 输入脚
4	I2C_CLK	INPUT	I2C 时钟输入脚
5	VDD	VDD	3.3V
6	ANTB	Balanced RF	射频输入输出





## 5. IIC 接口

### 5.1 I2C 命令格式

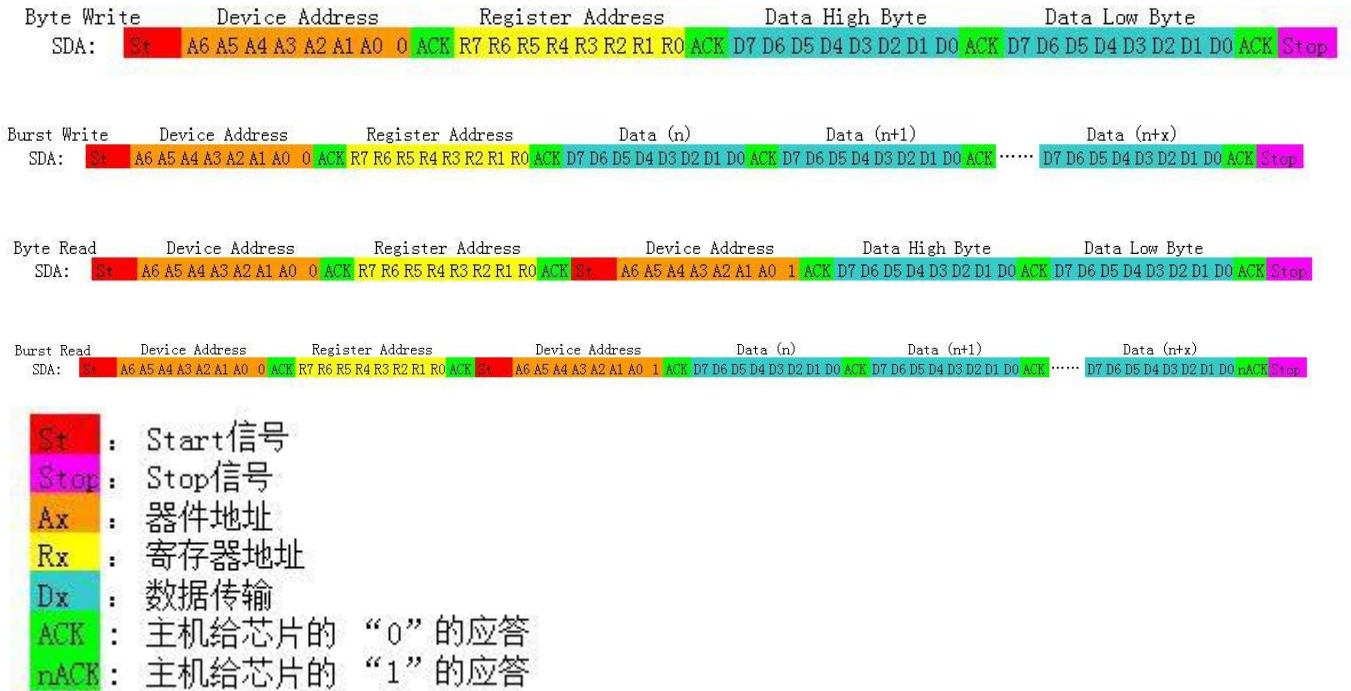


图 3. I2C 数据传输

### 5.2 I2C 特性

表 5. I2C 特性列表

I2C device Slave Mode Optional Feature List	JZRT301 Support?
Standard-mode – 100 kbps	Yes
Fast-mode – 400 kbps	Yes
Fast-mode Plus – 1000 kbps	Yes
High-speed mode – 2000 kbps	No
Clock Stretching	No
10-bit slave address	No
software reset	No



## 6. 寄存器信息

下面的寄存器可以通过 I2C 访问。

**注:** 有些寄存器是内部调试使用, 所以这里没有公开, 应保持初始化值。

### 6.1 Register 0x03 (Readonly)

Bit No.	Bit Name	Description
15:14	reserved	reserved
13	Pkt_flag_trx	PKT 状态指示
12	SYNTH_LOCK	射频同步锁定指示 1: 锁定 0: 没锁定
9	Fifo_flag_trx	Fifo 状态指示
8:1	reserved	reserved
0	I2c_soft_rstn	软件复位 <b>Soft rest bit</b>

### 6.2 Register 0x07

Bit No.	Bit Name	Description
15:9	Reserved	Reserved
8	TX_EN	使芯片进入 TX 状态, 1 有效 注意: 不能使 TX_EN 和 RX_EN 同时为 1, 同时为 0 进入 idle 状态
7	RX_EN	使芯片进入 X 状态, 1 有效 注意: 不能使 TX_EN 和 RX_EN 同时为 1, 同时为 0 进入 idle 状态
6:0	PLL_CH_NO[6:0]	设定 RF 频道, 空中频率为: $f=2402+PLL\_CH\_NO$

### 6.3 Register 0x09

Bit No.	Bit Name	Description
11:8	PA_PWCTR [3:0]	PA 电流控制
7:3	PA_GN_reg[4:0]	PA 增益 1
Bit No.	Bit Name	Description
2:0	PAGV[2:0]	PA 增益 2



## 6.4 Register 0x0A

Bit No.	Bit Name	Description
15:1	reserved	reserved
0	XTAL_OSC_EN	1: 开启晶体振荡器. 0: 关闭晶体振荡器

## 6.5 Register 0x17

Bit No.	Bit Name	Description
15:3	reserved	reserved
2	TxRx_VCO_CAL_EN	1:在 TX/RX 开启前重新校准 VCO 0:在 TX/RX 开启前不校准 VCO
1:0	reserved	reserved

## 6.6 Register 0x20

Bit	Name	R/W	Description	default
15:13	preamble_len	R/W	000: 1byte, 001: 2bytes, 010: 3 bytes, ... 111: 8 bytes	010B
12:11	syncword_len	R/W	11:64bits {Reg39[15:0],Reg38[15:0],Reg37[15:0],Reg36[15:0]}  10:48bits, { Reg27[15:0],Reg26[15:0],Reg25[15:0]}  01: 32bits, { Reg27[15:0],Reg26[15:0]}  00: 16 bits,{ Reg27[15:0]}	11B
10:8	trailer_len	R/W	000: 4 bits, 001: 6bits, 010: 8 bits, 011: 10 bits ... 111: 18bits	000B
7:6	pack_type	R/W	00: NRZ law data 01: Manchester data type 10: 8/10 line code 11: interleave data type	00B
5:0	reserved	R/W	reserved (写入 0)	



## 6.7 Register 0x21

Bit	Name	R/W	Description	default
15:8	synth_on_delay	R/W	在每次进入 RX 或者 TX 后, 等待内部 VCO 稳定的时间, 单位为 1uS。	63H
7:6	tx_pa_off_delay	R/W	PA 关闭的等待时间, 单位是 1uS, 基数是 4uS. 00 表示 4uS。	00B
5:0	tx_pa_on_delay	R/W	在 VCO_ON 以后, 等待内部 PA 开启的时间, 单位为 1uS。	07H

## 6.8 Register 0x22

Bit	Name	R/W	Description	default
15	bpktctl_direct	R/W	在 direct mode 中, 它控制 TX 的 PA 和 RX 的宽带/窄带模式	0B
14:8	TX_CW_DLY	R/W	在发射数据前, 传输 CW 调制信号的时间	03H
7:6	Reserved	R/W		0B
5:0	tx_sw_on_delay	R/W	VCO_ON 后, 等待 RF switch 开启的时间, 单位 1uS	0BH

## 6.9 Register 0x23

Bit	Name	R/W	Description	default
4	brclk_on_sleep	R/W	1: 在 sleep mode 开启晶体振荡器 耗电但能快速启动 0: 在 sleep mode 关闭晶体振荡器 省电但启动速度慢	1B
3:0	re_tx_times	R/W	自动重传次数	

## 6.10 Register 0x24

Bit	Name	R/W	Description	default
15:0	SYNC_WORD[15:0]	R/W	同步字 0	0000H



## 6.11 Register 0x25

Bit	Name	R/W	Description	default
15:0	SYNC_WORD[31:16]	R/W	同步字 1	0000H

## 6.12 Register 0x26

Bit	Name	R/W	Description	default
15:0	SYNC_WORD[47:32]	R/W	同步字 2	0000H

## 6.13 Register 0x27

Bit	Name	R/W	Description	default
15:0	SYNC_WORD[63:48]	R/W	同步字 3	0000H

## 6.14 Register 0x28

Bit	Name	R/W	Description	default
15:11	empty_thres	R/W	FIFO 空 设定	00100B
10:6	full_thres	R/W	FIFO 满 设定	00100B
5:0	sync_thres	R/W	认为 SYNCWORD 为正确的阈值 07 表示可以错 6bits , 01 表示 0bit 可以错 0bits	07H



## 6.15 Register0x29

Bit	Name	R/W	Description	default
15	crc_on	R/W	1: 开启 CRC 0: 关闭 CRC	1B
14	RESERVED	R/W	RESERVED	0B
13	pack_length_en	R/W	1: 第一字节表示 payload 的长度 如要写 8 个 byte 有效字节, 那第一个字节应写 8, 总长 9	1B
12	fw_hw_term_en	R/W	1: 当 FIFO 的读指针和写指针相等时, LT8900 将关闭发射。 0: 由 MCU 确定长度并关闭发射。	1B

## 6.16 Register 0x2C

Register44information (Write/Read)

Bit	Name	R/W	Default value	Description	default
15:8	DATARATE[7:0]	R./ W		通讯速率  01: 1Mbps 04: 250Kbps 08: 125Kbps 10: 62.5Kbps	0B
7	RESERVED			RESERVED	
7:0	Regratio[6:0]	R/W		接收速率	01H



## 6.17 Register 0x30

Bit	Name	R/W	Description	default
15	crc_error	R	接收 CRC 错 Received CRC error	
14	fec23_error	R	FEC23 错 Indicate FEC23 error	
13:8	framer_st[5:0]	R	数据帧状态位 Framer status	
7	rev_sync	R	1: 表示收到 syncword, 只在接收时有效。 跳出接收状态时, 为 0	
6	pkt_flag_o_func	R	数据包标志位 Packetflag indication	
5	fifo_flag_o_func	R	FIFO 标志位 Fifo flag indication	
4:0	reserved	R	reserved	

## 6.18 Register0x32

Bit	Name	R/W	Default value	Description	default
15:0	fifo_dataout[15:0]	R/W		MCU 读取 FIFO 数据的接口。	00H

注: FW access FIFO is byte by byte.

## 6.19 Register 0x34

Bit	Name	R/W	Default value	Description	default
15	fw_clr_wr_ptr	W		1: 清空 TX FIFO 指针为 0, 同时清空 TX FIFO 中的数据	0B
14	Reserved	W			
13:8	fifo_wr_ptr[5:0]	R		FIFO 写指针	
7	fw_clr_rd_ptr	W		1: 清空 RX FIFO 指针为 0..同时清空 RX FIFO 中的数据	0B
6	Reserved				
5:0	fifo_rd_ptr[5:0]	R		reserved	



## 6.20 Register 0x38

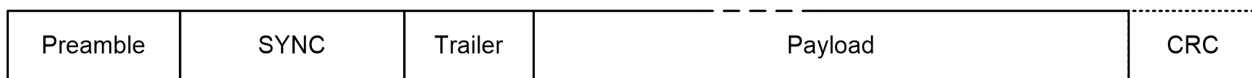
Bit	Name	R/W	Description	default
15:2	reserved	W/R		0B
1	i2c_soft_rst	W/R	I2C 软件复位 Writing '0' to soft reset system. One reset On each Write	
0	wakeup_i2c	W/R	I2C 唤醒 Writing '0' to wake up system.	

## 6.21 进入 sleep mode 和唤醒

I2C 写寄存器 register0x38 的第 0 bit '0' 为唤醒, 写 sleep\_mode '1' 为进入休眠.

## 6.22 数据包格式

空中数据包格式



- Preamble: 1~8 bytes,programmable.
- SYNC: 16/32bits, programmable as devicesyncword.
- Trailer: 4~18 bits,programmable.
- Payload: TX/RX data. There are 4 datatypes:
  - Rawdata
  - 8 bit / 10 bit linecode
  - Manchester
  - Interleave with FECoption
- CRC: 16-bit CRC isoptional.

## 6.23 清空 FIFO 指针

在发射前, 要将 FIFO 写指针清空。这可以通过在寄存器 52<15>写入 0 来实现。

- 1、当接收到数据包, 读指针将指示 FIFO 中有多少 bytes 数据。当接收器收到 SYNC 时, FIFO 写指针会自动清 0.
- 2、当接收器收到 SYNC 或发射器发送完 SYNC 后, FIFO 读指针会自动清 0.





## 6.24 Packet Payload Length

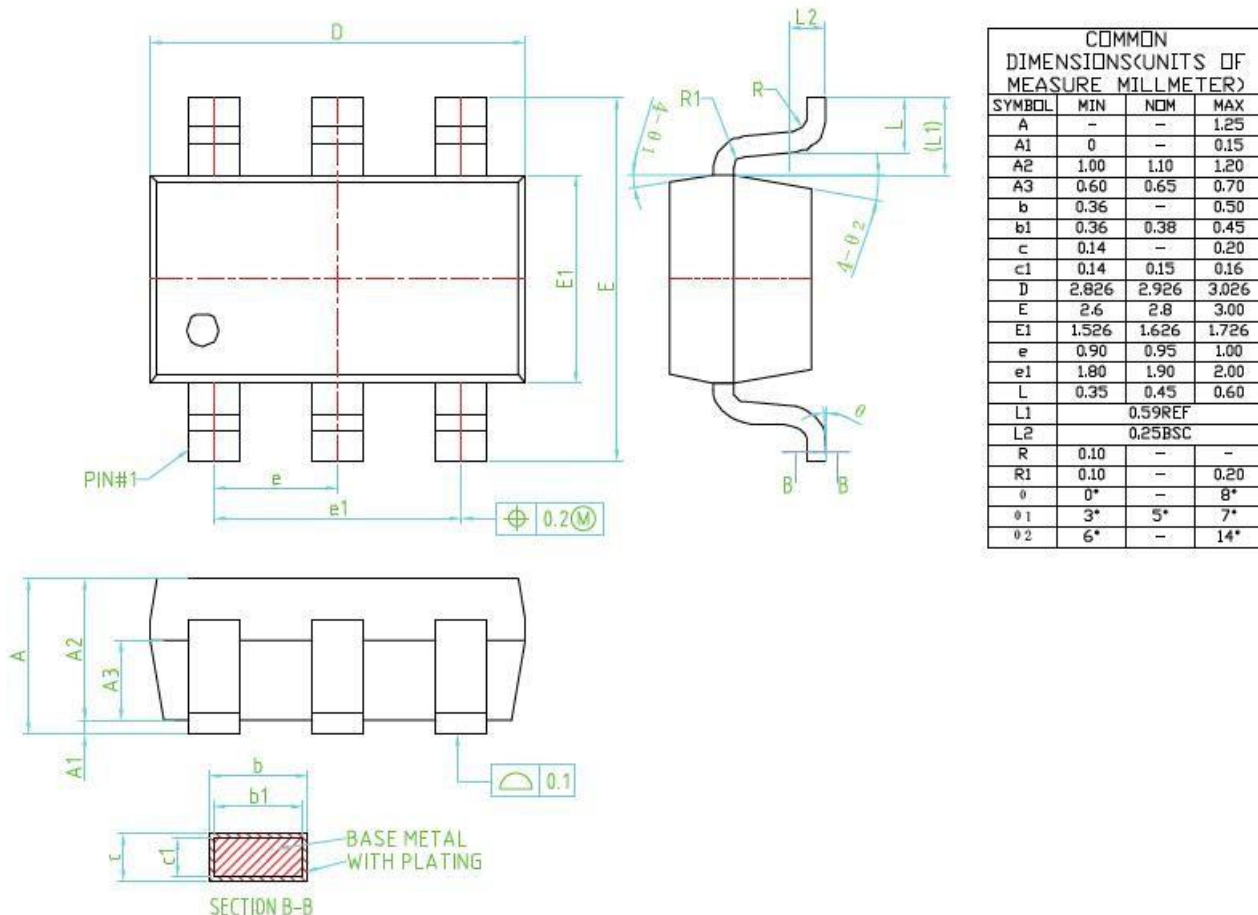
JZRT301 提供两种方式去确定 TX/RX 包长度。当寄存器 41[13]=1 时,内部状态机会根据 payload 第一个 byte 数据来检测包长度。如要发 8 个 byte, 第一个 byte 应写 8, 总字长为 9 个 byte。

表 6. 数据包长度

Register 41[13] PACK_LENGTH_EN	Register 41[12] FW_TERM_TXe	
0 (MCU/application handles packet length)	0	当 TX_EN=0 时, 终止发射。 当 RX_EN=0 时, 终止接收。
	1	当 FIFO 为空时, 自动终止发射。 当 RX_EN=0 时, 终止接收。
1 (LT8988 framer handles packet length)	X (don't care)	Payload 第一个字节表示包长度, 0 到 32bytes。 当发完 0 到 32bytes 后, 发射自动终止。

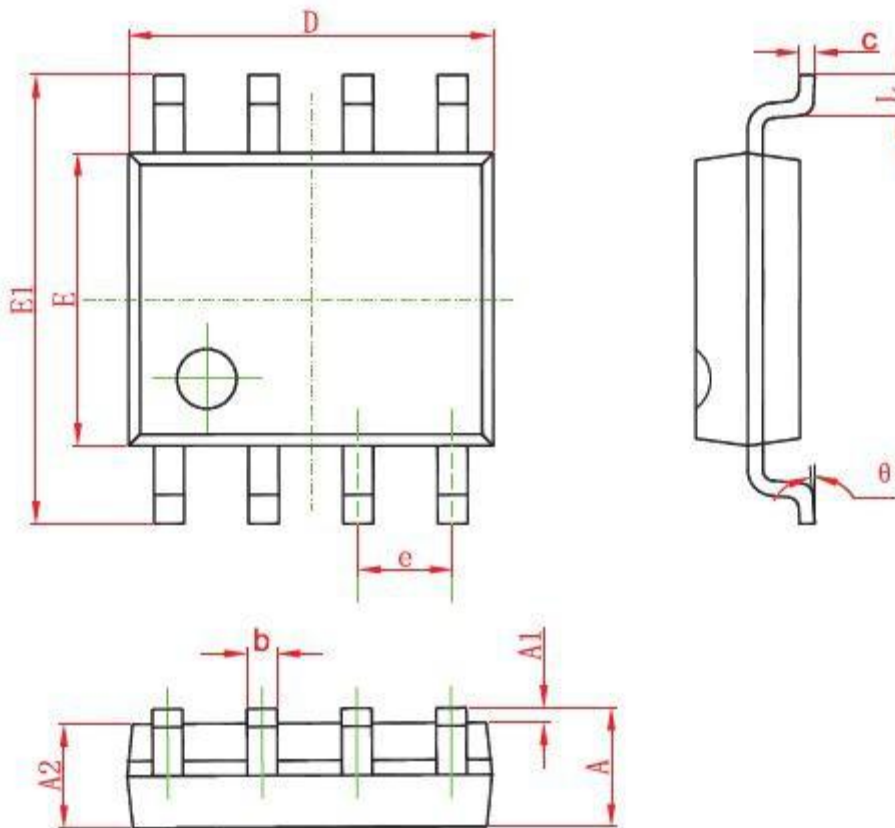
## 7. 封装形式

SOT23-6





SOP8



字符	Dimension In Millimeters	
	Min	Max
A	1.500	1.700
A1	0.040	0.120
A2	1.350	1.550
b	0.300	0.500
c	0.190	0.250
D	4.800	5.000
E	3.840	4.040
E1	5.900	6.100
e	1.27 (BSC)	
L	0.520	0.720
θ	0°	8°