



芯片规格书

产品名称： 2.4G 高速无线收发单片机

产品型号： JZRT205

版本:V1.0

2.4GHz 高速无线 MCU

缩 略 语

BOR	欠压复位
EEPROM	电可擦可编程只读存储器
GFSK	高斯频移键控
GPIO	通用输入/输出
ISM	工业、科学和医学频段
MCU	微控制器单元
OST	振荡器启动定时器
POR	上电复位
PWRT	上电复位定时器
RF	射频
WDT	看门狗定时器
SRAM	静态随机存取存储器

1 概述

JZRT205为自带EEPROM，带2.4G高速无线8位MCU的单片机。MCU内建了2K×14-bit的FLASH、128Byte的EEPROM、128Byte的SRAM。2.4G无线收发单元工作在2.400~2.483GHz世界通用ISM频段，集成射频收发通路、频率发生器、晶体振荡器、调制解调器等功能模块，并且支持一对多组网和带ACK的通信模式。发射输出功率、工作频道以及通信数据率均可配置。JZRT205采用GFSK通信方式，支持自动应答及自动重传，自带扰码和CRC校验功能。同时，JZRT205硬件脚位兼容JZRT204。

1.1 主要特性

性能指标：

- MCU
 - 8位单片机
 - 42条 RISC 指令，除了跳转指令是两个周期，所有的指令都是单周期
 - 14位宽指令，8位宽数据路径，5级深度硬件堆栈
 - 支持 GOTO 指令全 ROM 跳转、支持全 ROM 子程序调用
 - 2K×14 bits程序存储空间（16bytes/page）
 - 128×8 位 EEPROM 数据存储区，128×8 位通用寄存器
 - 4 种工作模式可任意切换：正常模式、低速模式、睡眠模式、绿色模式
 - 省电休眠模式，可编程代码保护
 - 可选的振荡器选项：内部高速振荡器、内部低速振荡器、外部低速晶体振荡器
- 射频
 - 无线
 - 通信频段：2.400GHz ~2.483GHz
 - 数据速率：2Mbps, 1Mbps, 250Kbps
 - 调制方式：GFSK
 - 接收机
 - -83dBm@2Mbps
 - -87dBm@1Mbps
 - -91dBm@250Kbps
 - 发射机
 - 输出功率：11, 9, 5, -1, -10 or -23dBm
 - 18mA@2dBm
 - 30mA@9dBm
 - 接收机

- 16.5mA@2Mbps
- 15.5mA@1Mbps
- 15mA@250Kbps
- 射频综合器
 - 完全集成频率合成器
 - 1Mbps/2Mbps模式（晶振精度±60ppm）
 - 250kbps模式（晶振精度±20ppm）
- 协议引擎
 - 支持1到32字节或64字节数据长度
 - 支持自动应答及自动重传
 - 6个接收数据通道构成1:6的星状网络
- 外设
 - 10个GPIO
 - 3个12位PWM及3个8位PWM
 - 可配置的端口比较器资源
 - 内部上电复位电路（POR）、内置欠压复位（BOR）
 - 上电复位定时器（PWRT）和振荡器启动定时器（OST）
 - 看门狗定时器（WDT）使用内部晶振可靠性高，由软件使能或禁止
- 电源管理
 - 工作电压：2.3V ~3.3V
- 封装
 - 封装：SOP16
- 操作条件
 - 工作温度：-40~85°C

1.2 典型应用

- 玩具
- 无线 PC 外设
- 无线游戏手柄
- 短距离遥控器

2 系统结构方框

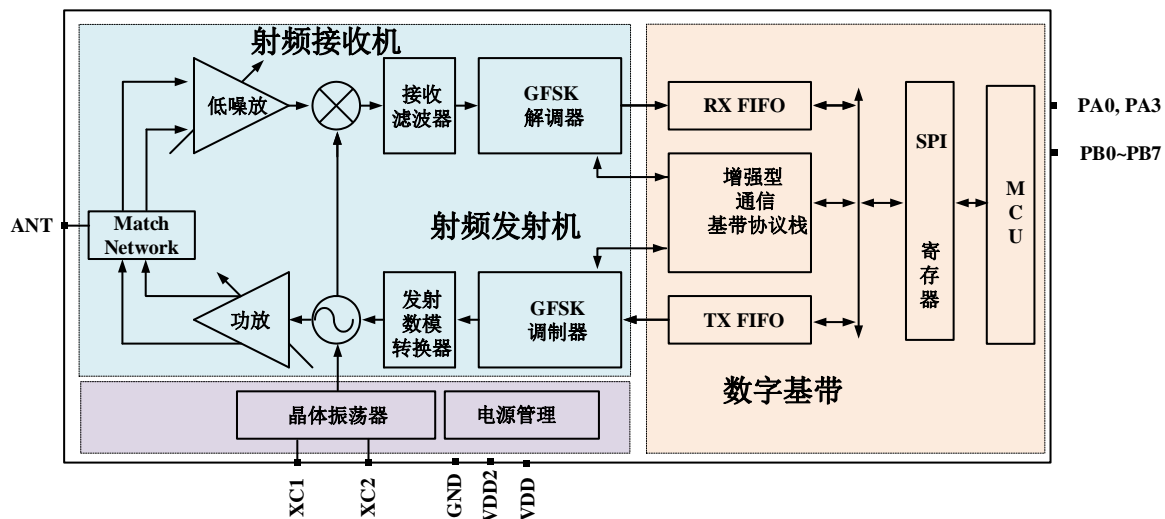


图 2-1 JZRT205 系统结构方框图

3 引脚定义和说明

3.1 引脚定义

JZRT205 芯片 SOP16 封装形式的引脚图如图 3-1 所示。

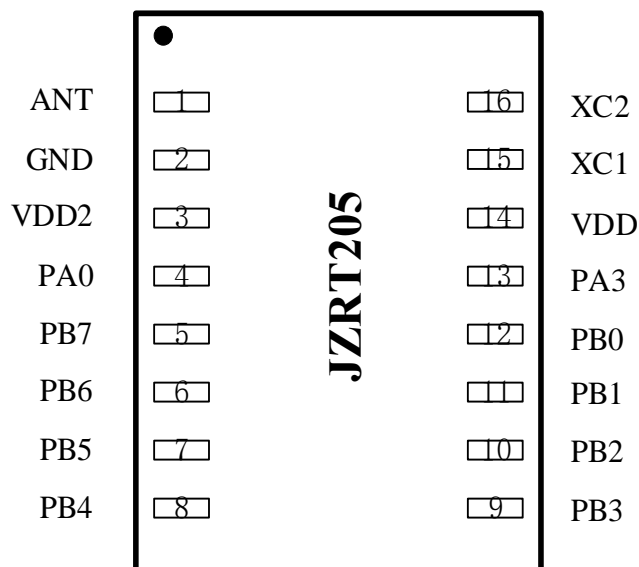


图 3-1 JZRT205 芯片引脚图（SOP16 封装）

3.2 引脚说明

表 3-1 JZRT205 引脚说明（SOP16 封装）

编号	引脚名称	引脚类型	描述
1	ANT	-	天线引脚
2	GND	G	地
3	VDD2	P	RF 电源电压
4	PA0	I/O	可作为输入输出口 可配置上、下拉电阻 驱动 2 级可选 可配置为 PWM0X 输出口
5	PB7	I/O	可作为输入输出口 可配置上拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM01X 输出口 端口变化可唤醒功能

2.4GHz 高速无线 MCU

6	PB6	I/O	<p>可作为输入输出口 可配置上拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM01X 输出口可 配置为比较器输入负端 端 口变化可唤醒功能</p>
7	PB5	I/O	<p>可作为输入输出口 可配置上拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM1 输出口端 口变化可唤醒功能 晶振输入脚</p>
8	PB4	I/O	<p>可作为输入输出口 可配置上拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM2 输出口可 配置为比较器输入负端 端 口变化可唤醒功能 晶振输出脚 烧写 MODEL 脚</p>
9	PB3	I/O	<p>可作为输入输出口 可配置上、下拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM1X 输出口端 口变化可唤醒功能 外部复位脚</p>
10	PB2	I/O	<p>可作为输入输出口 可配置上、下拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM1X 输出口可 配置为 PWM0 输出口 端口 变化可唤醒功能 可配置为定时器输入脚 烧写 SCK 脚</p>
11	PB1	I/O	<p>可作为输入输出口 可配置上、下拉电阻 可开漏输出 驱动 2 级可选</p>

2.4GHz 高速无线 MCU

			可配置为 PWM01X 输出口 可配置为 PWM1 输出口可 配置为比较器输入负端 端 口变化可唤醒功能 烧写 SDA 脚
12	PB0	I/O	可作为输入输出口 可配置上、下拉电阻 可开漏输出 驱动 2 级可选 可配置为 PWM0X 输出口可 配置为 PWM2 输出口可配 置为比较器输入正端 端口 变化可唤醒功能 外部中断产生(边沿可选择)
13	PA3	I/O	可作为输入输出口 可配置上、下拉电阻 驱动 2 级可选
14	VDD	P	RF & MCU 电源电压
15	XC1	AI	晶振输入
16	XC2	AO	晶振输出

备注：烧录管脚 VDD, GND, PB1, PB2, PB4。

3.3 内部连接

表 3-2 JZRT205 RF 与 MCU 内部连接引脚说明

Pin No	RF	MCU
I S	CSN	PA4
I S	SCK	PA5
I S	MOSI	PA1
I S	MISO	PA2

说明：“I S”表示内部连接，即上述 RF 和 MCU 的引脚在芯片内部连接在一起，没有通过外部引脚封装出来。

4 参考原理图

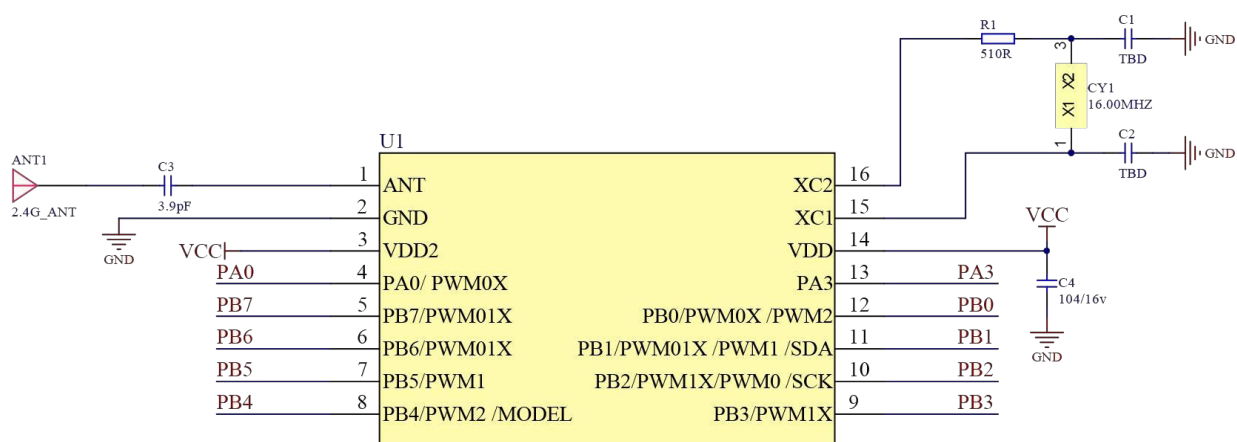


图 4-1 JZRT205 参考原理图

备注：以上原理图简化了射频匹配部分连接，如果需要通过安规认证，请参考文档“JZRT205 硬件参考设计_v1.0”获取更多详细内容。

备注：推荐晶振匹配参数，不同的板子可能需要微调。

表 4-1 电容设置

晶振负载电容 (pF)	外部匹配电容 C1, C2 (pF)
9	18
12	22
20	36

5 封装尺寸

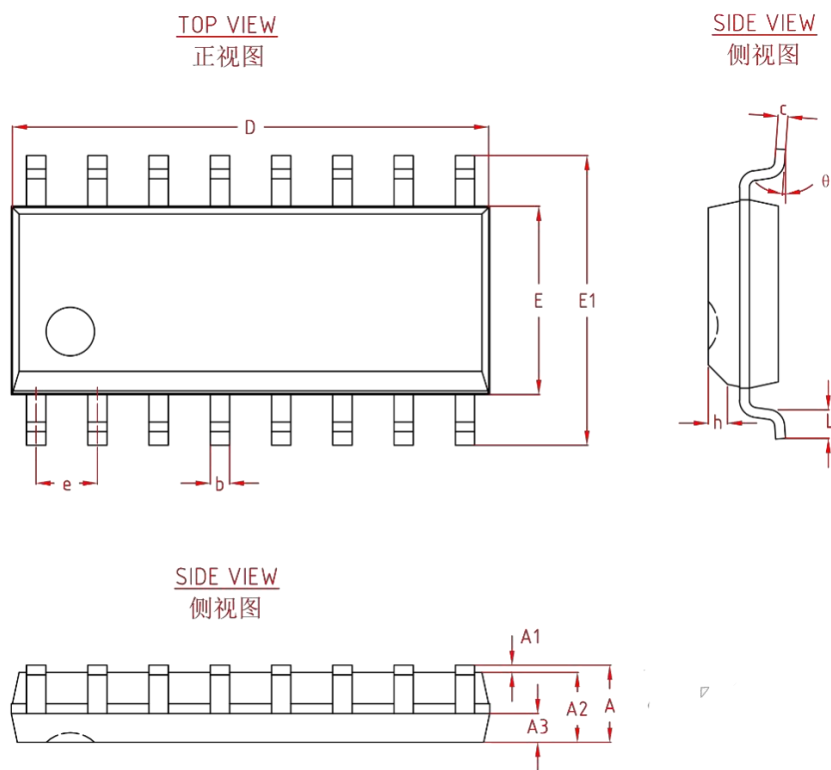


图 5-1 SOP16 封装图

表 5-1 JZRT205 芯片 SOP16 封装细节参数

符号	最小 (mm)	典型 (mm)	最大 (mm)
A	-	-	1.75
A1	0.05	-	0.25
A2	1.35	-	1.60
A3	0.60	0.65	0.70
b	0.35	-	0.50
c	0.19	-	0.25
D	9.80	9.90	10.00
E	3.80	3.90	4.00
E1	5.80	6.02	6.24
e	1.27 BSC		
h	0.30	-	0.50
L	0.40	-	0.80
θ	0°	-	8°

6 注意事项

- 1) 该产品属 CMOS 器件，在储存、运输、使用过程中要注意防静电。
- 2) 器件使用时接地要良好。
- 3) 回流焊温度不能超过 260°C。

7 储存条件

- 1) 产品在密封包装中储存：在温度小于 30°C 且湿度小于 90%时，可达 12 个月。
- 2) 包装袋被打开后，元器件将被回流焊制程或其他的高温制程所采用时必须符合：
 - a) 在 72 小时内且工厂环境为小于 30°C≤60%RH 完成；
 - b) 保存在 10%RH 环境下；
 - c) 使用前进行 125°C，24h 烘烤去除内部水汽。