



芯片规格书

产品名称：2.0-5.5V 供电 00K 接收器

产品型号： JZCR12

版本:V1.1

日期:2020-12



1. 产品概述

JZCR12 为低功耗、高性能的 OOK 射频接收器，适用于 ISM 频段 315/433.92/868/915MHz 及其临近频点的无线接收应用。JZCR12 是真正意义的即插即用型芯片。JZCR12 工作在 300 - 960 MHz 频段；射频频点的改变需通过选用不同频率的晶体来实现。该器件支持 0.5 - 40 kbps 的数据率范围，出厂缺省参数优化到 1 - 5 kbps 的数据率，非常适合与基于编码器或 MCU 的低成本发射器配对使用。通过在 PCB 上断开或短接 VDD5V 和 VDDL 管脚，JZCR12 能够工作在 3 - 5.5 V 或 2 - 3.6 V 两种供电电压区间。当该芯片工作在 433.92 MHz 时，仅需 4.5 mA 电流便可实现 -109dBm 的接收灵敏度。

2. 主要特点

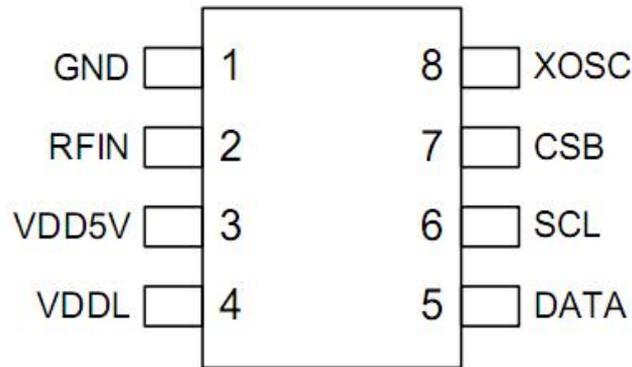
- **频率范围:** 300 - 960 MHz
- **调制模式:** OOK
- **数据速率:** 0.5 - 40kbps
- **灵敏度** : -109dBm (3kbps, 0.1% BER)
- **接收带宽:** 330KHz
- **独立运行, 天线进、数据出**
- **工作电压:**
 - 3.0 - 5.5 V (高电压模式)
 - 2.0 - 3.6 V (低电压模式)
- **低功耗** : 4.5mA @ 433.92MHz
- **无需寄存器配置**

3. 典型应用

- 低成本消费电子电器应用
- 家庭和楼宇自动控制
- 红外接收器替换
- 工业监测和控制
- 无线计量读取
- 无线照明控制系统



4. 引脚定义



JZCR12 SOP8

表1. JZCR12引脚描述

管脚号	管脚名称	I/O	描述
1	GND	I	地
2	RFIN	I	射频信号输入至芯片 LNA
3	VDD5V	I	电源输入
4	VDDL	O	电源输出
5	DATA	O	烧录口 DATA 管脚和接收信号输出, 建议保留烧录点
6	SCL	I	烧录口 SCL 管脚, 建议保留烧录点
7	CSB	I	烧录口 CSB 管脚, 建议保留烧录点
8	XOSC	I	晶体振荡器输入, 或外部参考时钟输入

5. 典型应用

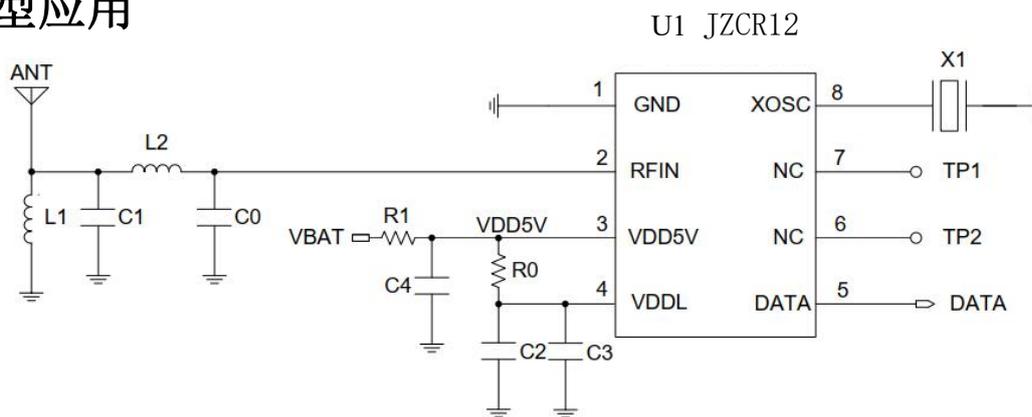


图 1. JZCR12 典型应用原理图

备注:

1. 当 JZCR12 需要选择 3 - 5.5 V 工作电压范围时, 不焊接 R0, 即断开 VDD5V 与 VDDL 管脚之间的连接;
2. 当 JZCR12 需要选择 2 - 3.6 V 工作电压范围时, 取 R0 为 0 Ω , 即把 VDD5V 与 VDDL 管脚短接在一起;
3. 串接 R1 到 VDD5V, 以防止复杂环境下上电过程中供电电压波动造成的不良影响;



表 2. 典型应用的 BOM

标号	值		单位	备注
	868.35MHz	915MHz		
C0	-	-	pF	±0.25 pF, NP0, 50 V
C1	7.5	7.5	pF	±0.25 pF, NP0, 50 V
C2, C4	100	100	nF	±20%, X7R, 25V
C3	470	470	pF	±20%, X7R, 25V
L1	8.2	8.2	nH	±10%, 高频叠层电感
L2	12	10	nH	±10%, 高频叠层电感
R0	0/NC		Ω	3 - 5.5 V 工作环境下, 不焊接; 2 - 3.6 V 工作环境下, 焊接 0R
R1	4.7		Ω	串保护电阻
X1	26.3236	26.1522	MHz	±20 ppm, 负载电容22pF
U1	JZCR12	JZCR12	-	-

6. 电气特性

VDD = 3.3V, TOP = 25 °C, FRF = 433.92 MHz, 灵敏度是通过接收一个 PN9 序列及匹配至 50 Ω 阻抗下, 0.1% BER 的标准下测得。

6.1 推荐运行条件

表 3. 推荐运行条件

参数	符号	条件	最小	典型	最大	单位
运行电源电压	V _{DD}	VDD5V 与 VDDL 开路, 温度范围在-40°C至+85°C	3.0		5.5	V
		VDD5V 与 VDDL 短接, 温度范围在-40°C至+85°C	2.0		3.6	V
运行温度	T _{OP}		-40		85	°C
电源电压斜率			1			mV/us

6.2 绝对最大额定值

表 4. 绝对最大额定值

参数	符号	条件	最小	最大	单位
电源电压	V _{DD}	VDD5V 与 VDDL 不短接	-0.3	5.5	V
		VDD5V 与 VDDL 短接	-0.3	3.6	V
接口电压	V _{IN}		-0.3	V _{DD} + 0.3	V
结温	T _J		-40	125	°C
储藏温度	T _{STG}		-50	150	°C
焊接温度	T _{SDR}	持续至少 30 秒		255	°C
ESD 等级 ^[2]		人体模型 (HBM)	-2	2	kV
栓锁电流		@ 85 °C	-100	100	mA

备注:

[1]. 超过“绝对最大额定参数”可能会造成设备永久性损坏。该值为压力额定值, 并不意味着在该压力条件下设备功能受影响, 但如果长时间暴露在绝对最大额定值条件下, 可能会影响设备可靠性。

[2]. JZCR12 是高性能射频集成电路, 对本芯片的操作和装配要注意 ESD 的防护。



6.3 接收器规格

表 5. 接收器规格

参数	符号	条件	最小	典型	最大	单位
频率范围	F_{RF}	JZCR12	300		960	MHz
数据率	DR		0.5		40	kbps
灵敏度	S_{315}	$F_{RF} = 315$ MHz, DR = 3 kbps, BER = 0.1%		-109		dBm
	$S_{433.92}$	$F_{RF} = 433.92$ MHz, DR = 3 kbps, BER = 0.1%		-109		dBm
	$S_{868.35}$	$F_{RF} = 868.35$ MHz, DR = 3 kbps, BER = 0.1%		-108		dBm
	S_{915}	$F_{RF} = 915$ MHz, DR = 3 kbps, BER = 0.1%		-108		dBm
饱和输入电平	P_{LVL}			10		dBm
工作电流	I_{DD315}	$F_{RF} = 315$ MHz		4.2		mA
	$I_{DD433.92}$	$F_{RF} = 433.92$ MHz		4.5		mA
	$I_{DD868.35}$	$F_{RF} = 868.35$ MHz		5.8		mA
	I_{DD915}	$F_{RF} = 915$ MHz		6.2		mA
频率综合器稳定时间	T_{LOCK}	从晶体稳定震荡开始		150		us
抗阻塞	BI	± 1 MHz, 连续波干扰		32		dB
		± 2 MHz, 连续波干扰		42		dB
		± 10 MHz, 连续波干扰		61		dB
输入 3 阶交调点	IIP3	频率偏移在 1 MHz 和 2 MHz 的双音测试, 最大系统增益设置		-23		dBm
接收器带宽 ^[1]	BW_{315}	$F_{RF} = 315$ MHz		240		kHz
	$BW_{433.92}$	$F_{RF} = 433.92$ MHz		330		kHz
	$BW_{868.35}$	$F_{RF} = 868.35$ MHz		240		kHz
	BW_{915}	$F_{RF} = 915$ MHz		240		kHz
接收器启动时间	$T_{START-UP}$	从上电到接收		$4.5 + T_{XTAL}^{[2]}$		ms

备注:

[1]. 芯片工作在 433.92 MHz 时, 缺省配置接收带宽为 330 kHz, 其余工作频点的缺省接收带宽均为 240 kHz。

[2]. T_{XTAL} 为晶体起振时间, 高度依赖于晶体参数本身。



6.4 晶体振荡器

表 6. 晶体振荡器规格

参数	符号	条件	最小	典型	最大	参数
晶体频率 ^[1]	F _{XTAL315}	F _{RF} = 315 MHz		26.2774		MHz
	F _{XTAL433.92}	F _{RF} = 433.92 MHz		27.1412		MHz
	F _{XTAL868.35}	F _{RF} = 868.35 MHz		26.3236		MHz
	F _{XTAL915}	F _{RF} = 915 MHz		26.1522		MHz
晶体频率精度 ^[2]				±20		ppm
负载电容 ^[3]	C _{LOAD}	SMD32*25 mm 封装		15		pF
		49USSMD 或者 49S 封装		22		pF
晶体等效电阻	R _m				60	Ω
晶体启动时间 ^[4]	T _{XTAL}			400		us

备注:

[1]. JZCR12 可以直接用外部参考时钟通过耦合电容驱动 XOSC 管脚工作。外部时钟信号的峰峰值要求在 0.3 到 0.7 V 之间。

[2]. 该值包括 (1) 初始误差; (2) 晶体负载; (3) 老化; 和(4) 随温度的改变。可接受的晶体频率误差受限于接收机的带宽和与之搭配的发射器之间射频频率偏差。

[3]. 由于晶体封装不同导致寄生电容存在差异, 推荐根据所用封装选用不同负载电容值的晶体。

[4]. 该参数很大程度上与晶体相关。

7. 功能描述

7.1. 概述

JZCR12 是一款数模混合设计的一体化接收机。该产品采用频率在 26 MHz 附近的晶体提供 PLL 的参考频率和数字时钟, 支持数据率为 0.5 - 40 kbps 的 00K 解调输出, 并支持时间可配置的周期性复位, 避免各种外部原因造成的死机现象。JZCR12 支持两个电压范围的工作场景, 能胜任在 5V 系统的应用场合, 也能选择作为 3 V 的系统应用。

该芯片采用 LNA + Mixer + IF-Filter + Limiter + PLL 的低中频结构实现 Sub-1G 以下频率的无线接收功能。模拟前端负责将射频信号下混频至中频, 并通过 SAR-ADC 将实时的 RSSI 转换为 8-bit 的数字信号, 送至内部做 00K 解调和相关处理。同时, 内部电路将中频信号下混频到零频(基带) 并进行一系列滤波和判断处理, 同时进行 AGC 动态控制模拟前端, 最后把原始的信号解调出来, 通过 DATA 管脚输出到片外。

芯片工作的参数均存储在内部一块 EEPROM 中, 用户可以通过 RFPDK 进行修改或调整芯片的工作参数。

7.2 解调方式, 频率及数据率

JZCR12 支持数据率从 0.5 - 40 kbps 的 00K 解调, 出厂缺省参数优化到支持 1 - 5 kbps 的数据率。

7.3 功能模块描述

7.3.1 射频前端与自动增益控制

JZCR12 是一个采用低中频架构的 00K 调制信号接收器。接收器的射频前端由一个低噪声放大器 (LNA)、I/Q 混频器 (Mixer)、中频滤波器 (IF Filter) 和一个宽带功率检测器组成 (WB Power Detector)。射频前端将天线上所感应的射频输入信号放大、下变频至中频, 以进行进一步处理。



借助于射频前端的宽带功率检测器和射频衰减网络, 自动增益控制 (AGC) 环路通过调节射频前端增益, 即使在带外强干扰的环境下也能获得最佳的系统线性度、选择性和灵敏度性能。仅需一个低成本匹配电路, 便可将 LNA 输入匹配至 50Ω 或其他类型的天线。

7.3.2 中频滤波器

射频前端来的信号, 经由集成的 3 阶带通镜像抑制滤波器进行滤波。当该器件工作在 433.92 MHz 时, 中频带宽为 330 kHz。中心频率以及带宽会根据选用的晶体频率自动做相应比例的调整。

7.3.3 接收信号强度指示器

中频滤波器输出的信号, 经过后面的级联 I/Q 对数放大器放大后送入解调器进行解调。I/Q 两路对数放大器都包括有输入信号强度指示器 (RSSI), 这些指示器在 I/Q 路径内产生与输入信号幅度成正比的直流电平。这两条路径的电平之和被用作接收信号强度的指示, 有超过 66 dB 的动态范围。

7.3.4 逐次逼近寄存器

JZCR12 内的 8-bit SAR-ADC 将 RSSI 的输出转化为数字信号, 以便进行 00K 信号解调。

7.3.5 接收信号强度指示器

JZCR12 采用的是单端的晶体振荡电路, 为节省成本, 晶体振荡所需的负载电容集成于芯片内。推荐使用精度在 ± 20 ppm, 等效电阻 (ESR) $< 60 \Omega$, 负载电容 (CLOAD) 为 15 pF 的晶体。

如果应用系统中有一个合适的时钟源能作为 JZCR12 的参考时钟, 用户可以将其通过隔直电容驱动芯片的 XOSC 管脚。这将省去一颗晶体, 进一步降低系统成本。推荐的时钟源幅度为 0.3 到 0.7 V 的峰峰值 (在 XOSC 管脚处)。

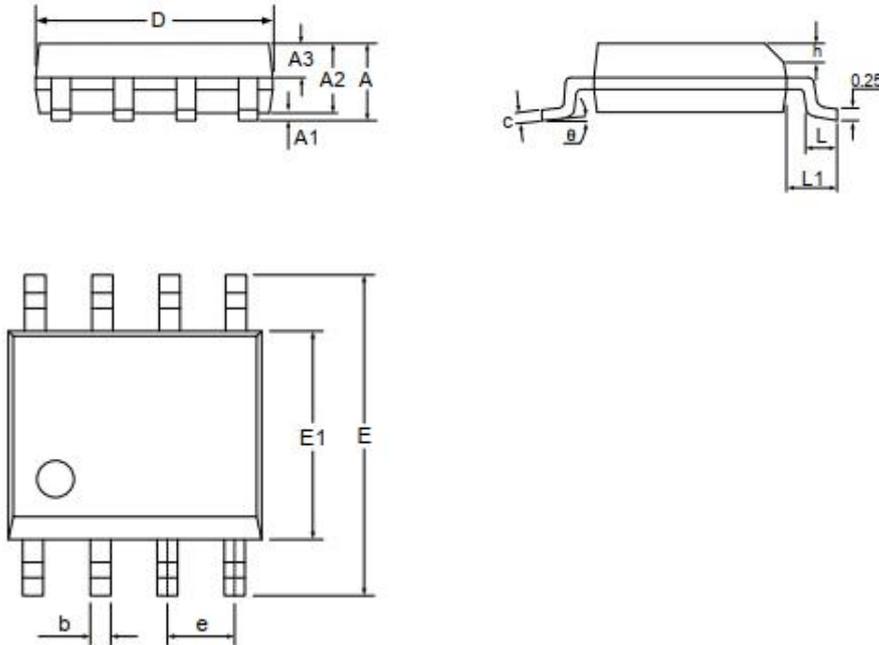
7.3.6 频率综合器

频率综合器用于产生下变频 I/Q 混频器所需的本振 (LO) 频率。通过晶体或者外部时钟源提供的基准时钟, 频率综合器可以产生所需求的射频工作频率。内部的高频谱纯度 VCO 工作于 2 倍的 LO 频率, 无需片外电感, 可靠上电后芯片便可稳定的工作。



8. 封装信息

JZCR12 所用的 SOP8 封装信息如下所示:



符号	尺寸 (mm)		
	最小值	典型值	最大值
A	-	10	1.75
A1	0.10	3	0.225
A2	1.30	100	1.50
A3	0.60	100	0.70
b	0.39	470	0.48
c	0.21	36	0.26
D	4.70	36	5.10
E	5.80		6.20
E1	3.70		4.10
e	1.27 BSC		
h	0.25		0.50
L	0.50		0.80
L1	1.05 BSC		
θ	0	-	8°